

SOIPM シリーズ アプリケーションノート

SP2SK

アプリケーションノート目次

第1章 製品の概要	2
1.1 SOIPMの特長.....	2
1.2 搭載機能.....	3
1.3 用途.....	4
1.4 製品ラインナップ.....	4
第2章 SOIPM のスペック	5
2.1 SOIPM のスペック.....	5
2.1.1 最大定格.....	5
2.1.2 電気的特性 熱抵抗.....	7
2.1.3 電気的特性および推奨使用条件.....	8
2.1.4 機械的定格および特性.....	10
2.2 保護機能とシーケンス.....	11
2.2.1 短絡保護 (SC 保護).....	11
2.2.2 制御電源電圧低下保護 (UV保護).....	13
2.2.3 過熱保護(OT 保護).....	15
2.2.4 温度出力機能 V_{OT}	17
2.2.5 インターロック機能.....	20
2.3 SOIPM のパッケージ.....	21
2.3.1 外形図.....	21
2.3.2 マーキング.....	22
2.3.3 端子配列と名称.....	23
2.4 SOIPM の取り付け方法.....	25
2.4.1 SOIPM の絶縁距離.....	25
2.4.2 SOIPM の保管条件.....	25
2.4.3 SOIPM のマウントパッド設計.....	26
2.4.4 はんだ付け条件.....	27
第3章 SOIPM の使用方法	28
3.1 SOIPM の使用方法と応用.....	28
3.1.1 システム接続例.....	28
3.1.2 インターフェイス回路例 (直接入力時、1シャント抵抗時).....	29
3.1.3 インターフェイス回路例(フォトカプラ駆動).....	30
3.1.4 N側エミッタ分割仕様(3シャント)動作時の外部 SC 保護回路例.....	31
3.1.5 SOIPM の信号入力端子と Fo 端子.....	31
3.1.6 スナバコンデンサの接続.....	33
3.1.7 外部シャント抵抗周辺回路の接続.....	33
3.1.8 PCB 設計時の注意点について.....	35
3.1.9 SOA(スイッチング時、短絡時).....	36
3.1.10 短絡 SOA.....	36
3.1.11 動作寿命について.....	37
3.2 損失と放熱設計.....	38
3.2.1 損失計算方法(例).....	38
3.2.2 放熱ヒートシンクレス時の許容電流の考え方.....	40
3.2.3 放熱ヒートシンク使用時の許容電流の考え方.....	40
3.2.4 出力電流-モジュール総ロスのキャリア周波数依存性.....	41
3.2.5 ケース温度測定について(例).....	43
3.3 ノイズ・静電気耐量.....	44
3.3.1 測定回路.....	44
3.3.2 対策と注意事項.....	44
3.3.3 静電気耐量について.....	45
第4章 ブートストラップ回路動作	46
4.1 ブートストラップ回路動作.....	46
4.2 ブートストラップ電源回路電流.....	47
4.3 ブートストラップ回路定数設定時の注意点.....	47
4.4 ブートストラップ回路使用時の初期充電について.....	48
第5章 その他	49
5.1 梱包仕様.....	49
5.2 取り扱いの注意.....	51

第1章 製品の概要

1.1 SOIPM の特長

SOIPM は、パワー素子、および駆動・保護回路をトランスファーモールド方式により1パッケージに集積した小容量モータ制御用インバータに最適なインテリジェントパワーモジュール(IPM)です。

インバータ家電向けに事実上デファクトスタンダードの製品となった超小型外形の超小型 DIPIPM シリーズや、一段とパッケージの小形化を図ったSLIMDIPシリーズの技術を引き継ぎつつ、表面実装パッケージ型 IPM を製品ラインアップに追加いたしました。

主な特長は、以下のとおりです。

- ・表面実装型パッケージを採用し、基板実装容易性向上
- ・ピン配列の最適化により基板設計が容易になり、周辺部品を含めた実装面積の縮小に貢献
- ・端子間の絶縁距離を確保しておりコーティング剤塗布工程不要
- ・インバータ家電向けに多数ご採用いただいている当社超小型 DIPIPM シリーズ、SLIMDIP と同等の保護回路を搭載し、更にアーム短絡防止用インターロック機能を追加
- ・RC-IGBT の搭載により、パッケージの小型化と電力損失の低減を実現
- ・P 側電源生成用ブートストラップダイオード(BSD)を搭載

これらの特長により、搭載製品のトータルシステムコストの低減が見込めますので、ファンモータ等小容量インバータ用途に最適な製品となっています。

図 1-1-1 に外観写真、図 1-1-2 に内部断面構造図を示します。

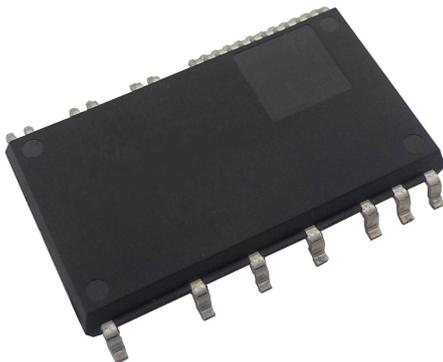


図 1-1-1 外観写真

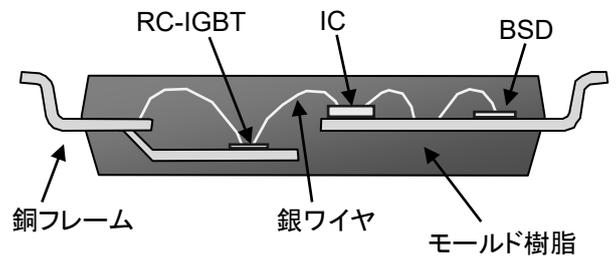


図 1-1-2 内部断面構造図

1. 2 搭載機能

SOIPM シリーズの主な搭載機能は以下のとおりです。図 1-2-1 に内部回路図を示します。

- (1) P 側 IGBT 用:
駆動回路、高圧レベルシフト回路、
制御電源電圧低下(UV)保護機能(エラー出力無し)
ブートストラップダイオード(BSD)搭載 (電流制限抵抗内蔵)
- (2) N 側 IGBT 用:
駆動回路
短絡(SC)保護機能(SOIPM 外部の電流検出抵抗の電圧を SOIPM へフィードバックして検知)
制御電源電圧低下(UV)保護機能
過熱(OT)保護機能
温度出力機能(V_{OT})
- (3) エラー出力:
N 側 IGBT 短絡保護時、N 側制御電源電圧低下、過熱保護時出力
- (4) アーム短絡防止:
インターロック機能(IL)
- (5) IGBT 駆動電源:
DC15V 単一電源 (ブートストラップ方式使用時)
- (6) 入力インターフェイス:
3V, 5V 対応、ハイアクティブ駆動
- (7) UL 認証 UL1557 File E323585

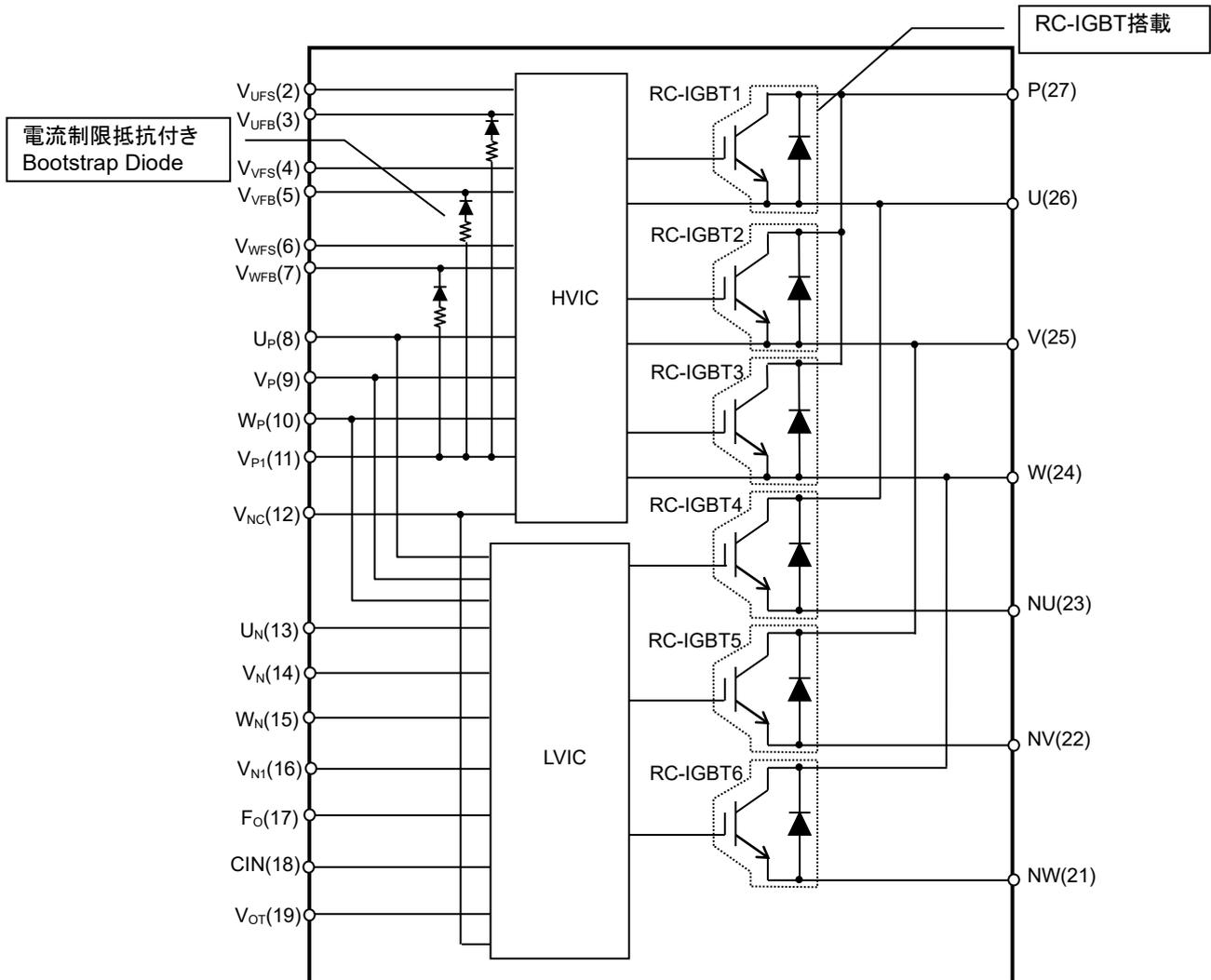


図 1-2-1 内部回路図

1.3 用途

ファンモータ、小容量モータ、冷蔵庫のコンプレッサ駆動

1.4 製品ラインナップ

表 1-4-1 SOIPM 製品ラインナップ

形名	定格	絶縁耐電圧 Viso
SP2SK	2A/600V	AC1500Vrms 正弦波 60Hz, 1min 全端子共通-放熱ヒートシンク間

第2章 SOIPM のスペック

2.1 SOIPM のスペック

SOIPM のスペックを代表例 SP2SK (2A/600V) で説明します。
他の形名および詳細はデータシートをご参照ください。

2.1.1 最大定格

SP2SK (2A/600V) の最大定格を、表 2-1-1 に示します。

表 2-1-1 SP2SK (2A/600V) の最大定格 (指定のない場合は、 $T_j = 25^\circ\text{C}$)

インバータ部

記号	項目	条件	定格値	単位
V_{CC}	電源電圧	P-NU, NV, NW 端子間	450	V (1)
$V_{CC(surge)}$	電源電圧(サージ)	P-NU, NV, NW 端子間	500	V (2)
V_{CES}	コレクタ・エミッタ間電圧		600	V (3)
$\pm I_C$	コレクタ電流	$T_C = 25^\circ\text{C}$ (注 1)	1.5	A (4)
$\pm I_{OP}$	出力電流(ピーク)	正弦波, $T_C = 25^\circ\text{C}$, $f_o \geq 1\text{Hz}$	2	A
$\pm I_{CP}$	コレクタ電流(ピーク)	$T_C = 25^\circ\text{C}$, 1ms 以下	3	A
T_j	接合温度		-30~+150	$^\circ\text{C}$ (5)

注 1. パルス幅及び周期は、接合温度により制限されます。

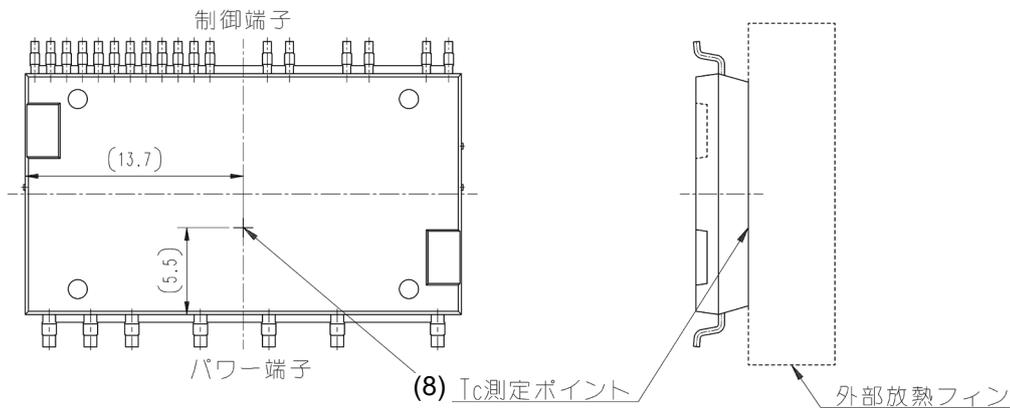
制御(保護)部

記号	項目	条件	定格値	単位
V_D	制御電源電圧	$V_{P1-V_{NC}}$, $V_{N1-V_{NC}}$ 端子間	20	V
V_{DB}	制御電源電圧	$V_{UFB-V_{UFS}}$, $V_{VFB-V_{VFS}}$, $V_{WFB-V_{WFS}}$ 端子間	20	V
V_{IN}	入力電圧	U_P , V_P , W_P , U_N , V_N , W_N-V_{NC} 端子間	-0.5~ $V_D+0.5$	V
V_{FO}	エラー出力印加電圧	F_O-V_{NC} 端子間	-0.5~ $V_D+0.5$	V
I_{FO}	エラー出力電流	F_O 端子のシンク電流値	1	mA
V_{SC}	電流検出入力電圧	$CIN-V_{NC}$ 端子間	-0.5~ $V_D+0.5$	V

全システム

記号	項目	条件	定格値	単位
$V_{CC(prot)}$	電源電圧自己保護範囲(短絡)	$V_D = 13.5 \sim 16.5\text{V}$, インバータ部 $T_j = 125^\circ\text{C}$ スタート, $2\mu\text{s}$ 以内, 非繰り返し	400	V (6)
T_C	動作モジュール温度	T_C : 測定点は下図に規定	-30~+115	$^\circ\text{C}$
T_{stg}	保存温度		-40~+125	$^\circ\text{C}$
V_{iso}	絶縁耐圧	正弦波 60Hz, AC 1 分間, 全端子共通 - 外部ヒートシンク間	1500	Vrms (7)

図 2-1-1 T_C 測定位置(ヒートシンク取り付け時) (単位 mm)



各項目の説明

- (1) V_{CC} 内蔵IGBTがスイッチングしていない状態で、P-N端子間に印加できる最大直流電源電圧。この電圧を超えるような場合は、ブレーキ回路等による制限をかける必要があります。
- (2) $V_{CC(surge)}$ 内蔵IGBTがスイッチングしている状態で、P-N端子間に現れるサージ電圧の最大値。この電圧を超えないように、スナバ回路の接続や母線のインダクタンスの低減が必要です。
- (3) V_{CES} 内蔵IGBTのC-E間に印加できる最大電圧定格。
- (4) $\pm I_c$ $T_c=25^\circ\text{C}$ の条件で、通電可能な電流値です。パルス幅及び周期は、接合温度により制限されます。
- (5) T_j $T_c=100^\circ\text{C}$ において、最大瞬時接合温度は 150°C ですが、安全動作させるための平均動作接合温度は $T_j \leq 125^\circ\text{C} (@T_c \leq 100^\circ\text{C})$ 以内を推奨します。繰り返される温度変化 ΔT_j は、パワーサイクル寿命に影響を与えます。
- (6) $V_{CC(prot)}$ 内蔵のIGBTが短絡や過電流状態になった場合に、IPMの保護機能によってIGBTを安全に遮断できる最大電源電圧。この条件を超えると保護できず、素子破壊に至る可能性が高くなります。
- (7) 絶縁耐圧 絶縁耐圧は、全端子(ショート)と放熱ヒートシンク間との絶縁耐圧です。絶縁耐圧は、 $1500V_{rms}$ となります。
- (8) T_c 測定点 ヒートシンクを取り付ける場合には、ケース温度 T_c 、接合-ケース間熱抵抗 $R_{th(j-c)}$ および発生損失を基に接合温度 T_j を算出してください。正確な T_c を測定するためにヒートシンク取り付け時にはヒートシンクを加工し、 T_c 測定点に熱電対がくるようにします。

2. 1. 2 電気的特性 熱抵抗

SP2SK (2A/600V)の熱抵抗規格を、表 2-1-2 および表 2-1-3 に示します。

なお SOIPM は、IGBT と Di を一体化した RC-IGBT を搭載していますので、チップの温度上昇検討時には IGBT 部及び Di 部の双方の損失を合算して考慮する必要があります。損失計算や放熱設計につきましては、3. 2項を合わせてご確認ください。

(1) 放熱ヒートシンクを取り付けて使用する場合

放熱ヒートシンクを用いる場合には、SOIPM のケース温度 T_c とジャンクションケース間熱抵抗 $R_{th(j-c)}$ を用いて温度上昇を確認する必要があります。

SP2SK (2A/600V)に接合-ケース間の熱抵抗を表 2-1-2 に示します。

表 2-1-2 SP2SK (2A/600V)の熱抵抗規格

記号	項目	条件	規格値			単位
			最小	標準	最大	
$R_{th(j-c)Q}$	接合・ケース間熱抵抗 (注)	インバータIGBT (1/6 モジュール)	-	-	15	K/W

(注) ヒートシンク取り付け時

上記規格は、接合-ケース間の定常時の熱抵抗を示しています。SOIPM の熱抵抗は、およそ 10 秒で飽和し、定常状態になります。飽和前の 10 秒以下での熱抵抗を過渡熱抵抗と呼び、SP2SK の場合、図 2-1-2 のようになります。

図 2-1-2 の過渡熱抵抗 $Z_{th(j-c)}$ の "1" が、上記定常時の熱抵抗値に相当します。SP2SK の IGBT 部の 0.5 秒における過渡熱抵抗値は、 $15(K/W) \times 0.8 = 12(K/W)$ となります。

過渡熱抵抗は、定常的に流れるのではなく短時間(ms オーダ)の電流が流れる場合(例えばモータ起動時や短時間のロック時など)の温度上昇を検討する場合に使用します。

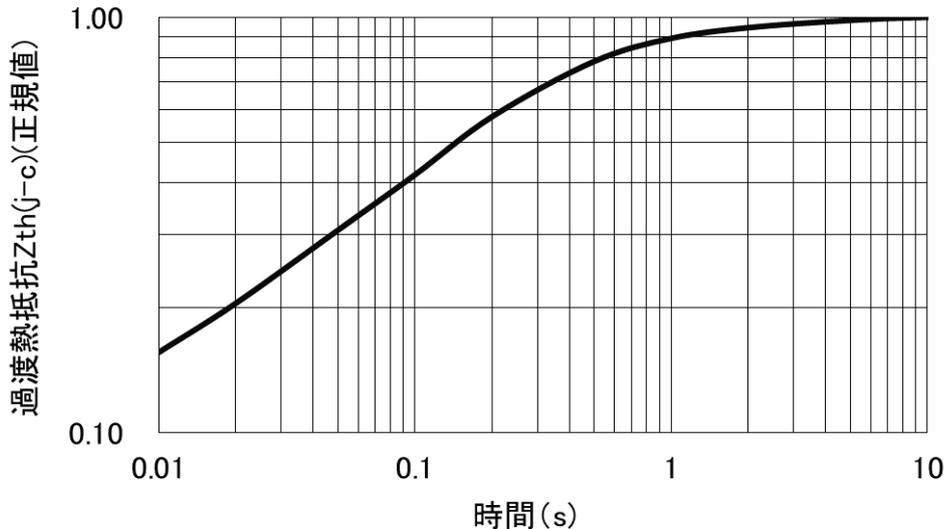


図 2-1-2 過渡熱抵抗特性(代表例)

(2) 放熱ヒートシンク無しで使用する場合

放熱ヒートシンクを用いない場合には、周囲温度 T_a と接合-周囲間熱抵抗 $R_{th(j-a)}$ を用いて温度上昇を検討する必要があります。

SP2SK (2A/600V)の接合-周囲間温度の熱抵抗を表 2-1-3 に示します。

接合-周囲間温度間の熱抵抗は基板パターンなど条件によって変動します。

表 2-1-3 SP2SK (2A/600V)の熱抵抗規格

記号	項目	条件	規格値			単位
			最小	標準	最大	
$R_{th(j-a)Q}$	接合・周囲間熱抵抗 (注)	インバータIGBT (1 モジュール)	-	-	31	K/W

(注) 測定環境はJEDEC51-2Aに準拠しています。なお、接合-周囲間熱抵抗は基板パターン、基板仕様、配置などの測定環境に依存します。

2. 1. 3 電気的特性および推奨使用条件

SP2SK (2A/600V)の静特性およびスイッチング特性の規格を、表 2-1-4 に示します。

表 2-1-4 SP2SK (2A/600V)の静特性およびスイッチング特性規格 (指定のない場合は、 $T_j = 25^\circ\text{C}$)

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
$V_{CE(sat)}$	コレクタ・エミッタ間飽和電圧	$V_D = V_{DB} = 15\text{V}, V_{IN} = 5\text{V}$				V	
			$I_C = 2\text{A}, T_j = 25^\circ\text{C}$	-	2.30		3.10
			$I_C = 2\text{A}, T_j = 125^\circ\text{C}$	-	2.60	3.55	
V_{EC}	FWDi順電圧降下	$V_{IN} = 0\text{V}, -I_C = 2\text{A}$	-	2.30	3.00	V	
t_{on}	スイッチング時間	$V_{CC} = 300\text{V}, V_D = V_{DB} = 15\text{V}$ $I_C = 2\text{A}, T_j = 125^\circ\text{C}, V_{IN} = 0 \leftrightarrow 5\text{V}$ 誘導負荷 (上一下アーム)	0.40	0.85	1.30	μs	
$t_{c(on)}$			-	0.20	0.50	μs	
t_{off}			-	0.90	1.60	μs	
$t_{c(off)}$			-	0.10	0.35	μs	
t_{rr}			-	0.25	-	μs	
I_{CES}	コレクタ・エミッタ間遮断電流	$V_{CE} = V_{CES}$	$T_j = 25^\circ\text{C}$	-	-	1	mA
			$T_j = 125^\circ\text{C}$	-	-	10	

スイッチング時間の定義、および測定方法については、図 2-1-3、図 2-1-4 に示します。
スイッチングは L 負荷 (誘導負荷) ハーフブリッジ回路で測定しています。

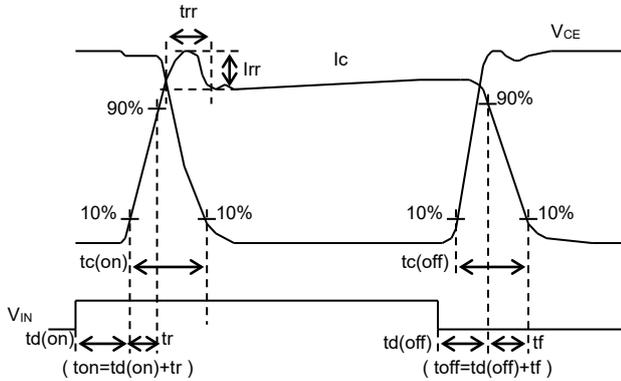


図 2-1-3 スwitchング時間の定義

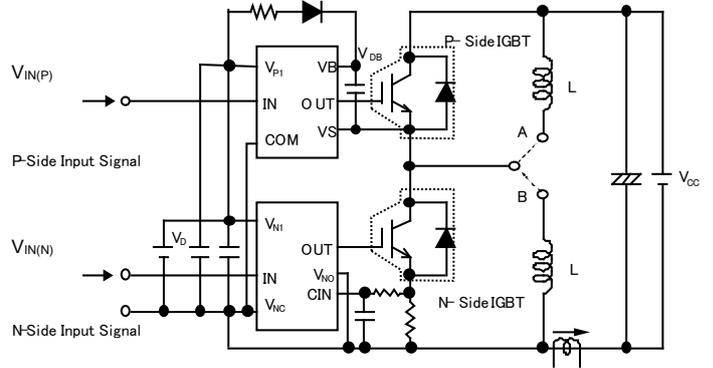


図 2-1-4 L 負荷ハーフブリッジ測定回路

* : P 側スイッチング時は B を接続、N 側スイッチング時は A を接続

SOIPM シリーズ アプリケーションノート

SP2SK (2A/600V)の制御(保護)部の規格を、表 2-1-5 に示します。

表 2-1-5 SP2SK (2A/600V)の制御(保護)部規格 (指定のない場合は、 $T_j = 25^\circ\text{C}$)

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
I_D	回路電流	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ の総和	$V_D=15\text{V}, V_{IN}=0\text{V}$	-	-	4.20	mA
			$V_D=15\text{V}, V_{IN}=5\text{V}$	-	-	4.20	
I_{DB}		$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	$V_D=V_{DB}=15\text{V}, V_{IN}=0\text{V}$	-	-	0.10	
			$V_D=V_{DB}=15\text{V}, V_{IN}=5\text{V}$	-	-	0.10	
$V_{SC(\text{ref})}$	短絡保護トリップレベル	$T_j=25^\circ\text{C}, V_D=15\text{V}$ (注1)	0.455	0.480	0.505	V	
UV_{DBt}	P側制御電源電圧低下保護	$T_j \leq 125^\circ\text{C}$	トリップレベル	8.0	10.0	12.0	V
UV_{DBr}			リセットレベル	8.0	10.0	12.0	V
UV_{Dt}	N側制御電源電圧低下保護		トリップレベル	10.3	-	12.5	V
UV_{Dr}			リセットレベル	10.8	-	13.0	V
V_{OT}	アナログ温度出力	プルダウン抵抗 $R=5.1\text{k}\Omega$, LVIC温度 $=95^\circ\text{C}$ (注2)	2.76	2.89	3.03	V	
OT_t	過熱保護 (注3)	$V_D=15\text{V}$, LVIC温度検出	トリップレベル	125	135	145	$^\circ\text{C}$
OT_{th}			リセット温度ヒステリシス幅	-	10	-	$^\circ\text{C}$
V_{FoH}	エラー出力電圧	$V_{SC} = 0\text{V}, F_O = 10\text{k}\Omega, 5\text{V}$ プルアップ		4.9	-	-	V
V_{FoL}			$V_{SC} = 1\text{V}, I_{FO} = 1\text{mA}$	-	-	0.95	V
t_{Fo}	エラー出力パルス幅	(注4)	20	-	-	μs	
I_{IN}	入力電流	$V_{IN} = 5\text{V}$	0.70	1.00	1.50	mA	
$V_{th(\text{on})}$	入力オンしきい電圧	$U_P, V_P, W_P, U_N, V_N, W_N-V_{NC}$ 端子間		-	1.70	2.35	V
$V_{th(\text{off})}$	入力オフしきい電圧			0.70	1.20	-	V
$V_{th(\text{hys})}$	入力オフしきい値 ヒステリシス電圧			0.25	0.50	-	V
V_F	ブートストラップDi順電圧降下	$I_F=10\text{mA}$, 制限抵抗の電圧降下含む	1.1	1.7	2.3	V	
R	ブートストラップDi内蔵 制限抵抗値		80	100	120	Ω	

注1. 短絡保護は下アームのみ動作します。また、保護電流値は2.5A以下になるように外部抵抗を選定してください。

2. アナログ温度出力機能については2.2.4項をご確認ください。なお V_{OT} 出力が、貴社設定の温度保護レベルに達した時は、システム側でスイッチング動作をただちに停止してください。

3. 過熱保護(OT)はLVICの温度がOTトリップ温度に達すると F_O を出力すると共に、下アームのIGBTの出力を遮断します。エラー出力で停止した際に、冷却システムが異常状態(空冷ファンの故障など)であった場合やヒートシンク無し使用の場合は、パワーチップの接合温度が最大瞬間接合温度 150°C を超えている場合がありますので、製品を交換してください。(冷却システムのみを修理し、SOIPMを再使用することはお止めください。)

4. エラー出力は、短絡保護・N側(V_D)制御電源電圧低下保護・過熱保護時に出力します。 F_O 出力時間は、エラーモードにより異なります。SC保護の場合、 F_O 出力時間は、 $\text{min.}20\mu\text{s}$ となります。UV及びOT保護時には、UV,OT状態が解消されるまで F_O 出力し続けます。(最小出力時間は $20\mu\text{s}$ となります。)

SP2SK (2A/600V)の推奨使用条件を、表 2-1-6 に示します。

SOIPMを安全に使用するためには、推奨使用条件範囲内で使用されるようお願いいたします。

表 2-1-6 SP2SK (2A/600V)の推奨使用条件

記号	項目	測定条件	規格値			単位
			最小	標準	最大	
V_{CC}	電源電圧	P-NU, NV, NW 端子間	0	300	400	V
V_D	制御電源電圧	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ 端子間	13.5	15.0	16.5	V
V_{DB}	制御電源電圧	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$ 端子間	13.0	15.0	18.5	V
$\Delta V_D, \Delta V_{DB}$	制御電源電圧変動率		-1	-	+1	$\text{V}/\mu\text{s}$
t_{dead}	上下アーム休止時間	各アーム段入力に対応	1.0	-	-	μs
f_{PWM}	PWM制御入力信号	$T_C \leq 100^\circ\text{C}, T_j \leq 125^\circ\text{C}$	-	-	20	kHz
PWIN(on)	許容最小入力パルス幅	(注)	0.7	-	-	μs
PWIN(off)			0.7	-	-	
V_{NC}	V_{NC} 端子変動	$V_{NC}-\text{NU}, \text{NV}, \text{NW}$ 端子間の電位差, サージ電圧含む	-5.0	-	+5.0	V
T_j	接合温度		-20	-	+125	$^\circ\text{C}$

注. PWIN(on)、PWIN(off)未満のパルス幅の入力信号には出力が応答しないことがあります。

※制御電源電圧変動率について

制御 IC の電源ラインに高周波の急峻なノイズが重畳されると、IC の誤動作が起きて F_O を出力し、更には出力を停止(ゲート遮断)することがあります。この誤動作を回避するために、ノイズの変動成分が $\pm 1\text{V}/\mu\text{s}$ より穏やかになるよう、また、そのリップル電圧も 2Vp-p より小さくなるように、電源回路を設計してください。(規定: $dV/dt \leq 1\text{V}/\mu\text{s}$, $V_{\text{ripple}} \leq 2\text{Vp-p}$)

2. 1. 4 機械的定格および特性

SP2SK (2A/600V)の機械的定格および特性規格を、表2-1-7に示します。
SOIPMの外形詳細、取り付け方法については、2.3項及び2.4項を参照ください。

表 2-1-7 SP2SK (2A/600V)の機械的定格および特性

項目	測定条件	参考規格	規格値			単位
			最小	標準	最大	
質量		-	-	3.7	-	g
端子強度引張り	荷重 ; 2.2N	JEITA ED-4701 401 方法 I	30	-	-	s

2. 2 保護機能とシーケンス

SOIPMには、保護機能として短絡保護、制御電源電圧低下保護、過熱保護、温度出力機能とインターロック機能があります。各保護機能の動作シーケンスを示します。

2. 2. 1 短絡保護 (SC 保護)

(1) 概要

SOIPMは、内部に電流検出手段を内蔵していませんので、外部にシャント抵抗(電流検出用抵抗)を接続する必要があります。このシャント抵抗に電流が流れることによって発生する電圧を、SOIPMのCIN端子にフィードバックさせることで、SOIPMの短絡保護が可能になります。CIN端子はコンパレータに接続されています。しきい値 $V_{sc}=0.48V$ (typ)で保護動作します。保護動作に入ると、N側のIGBT3相分のゲートを遮断し、Fo信号を出力します。スイッチング時のリカバリ電流や、ノイズによる短絡保護回路の誤動作を防ぐため、CIN端子入力にRCフィルタ(時定数 $1.5\sim 2\mu s$ 程度)を設置してください。また、シャント抵抗部の配線は可能な限り短くすることが必要です。

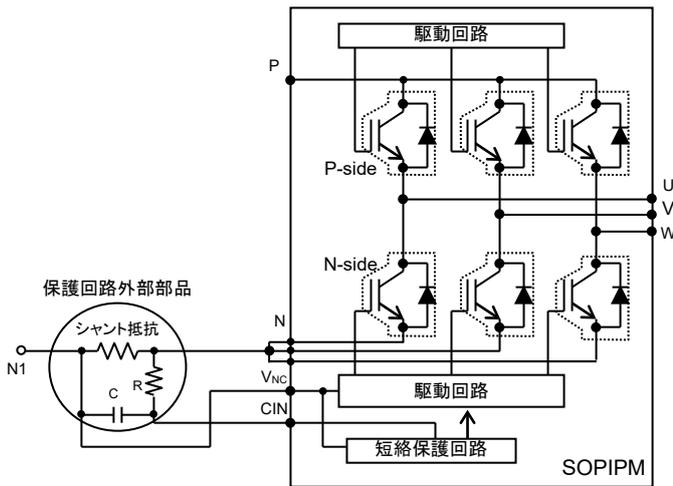


図 2-2-1 短絡保護回路(外部シャント周辺回路例)

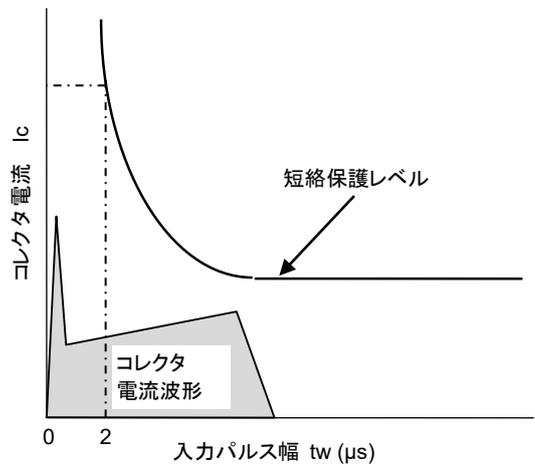


図 2-2-2 フィルタ設定

(2) 短絡保護動作シーケンス

短絡保護動作シーケンス(N側のみ)・・・外付けシャント抵抗, RC 時定数回路による保護

- a1. 正常動作=IGBT オン=出力電流有り
- a2. 過電流検出(SCトリガ)・・・RC 時定数は、 $2\mu s$ 以内に遮断するように最適遮断時間を設定($1.5\sim 2.0\mu s$ 以下推奨)
- a3. N側全相の IGBT ゲートをハード遮断
- a4. N側全相の IGBT がオフ
- a5. Fo 出力・・・Fo 出力時間: min. $20\mu s$
- a6. 入力 "L" = オフ
- a7. Fo 出力終了。入力 "H" 途中でも次のオン信号(L→H)が入力されるまで、IGBT はオフ状態。
(各相への入力で相ごとに通常状態に復帰します)
- a8. 正常動作=IGBT オン=出力電流有り

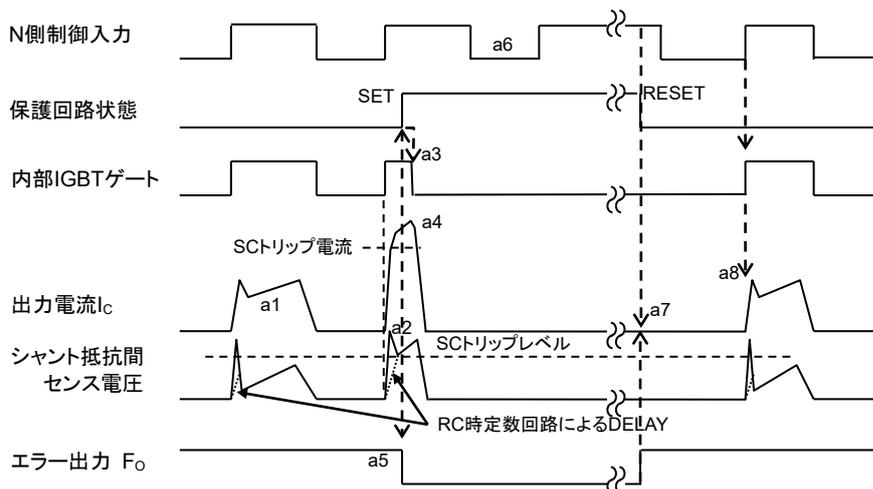


図 2-2-3 短絡保護動作シーケンス

(3) シャント抵抗値の設定

1) シャント抵抗値の設定

外部シャント抵抗値は、短絡保護トリップ電圧 $V_{SC(ref)}$ と遮断すべき電流設定値 SC から次式で設定します。

$$\text{外部シャント抵抗値 } R_{Shunt} = V_{SC(ref)} / SC$$

SCレベルの max 値は、シャント抵抗のばらつき・変動や $V_{sc(ref)}$ のばらつきを考慮して、SOIPM の飽和電流最小値以下となるように設定する必要があります。短絡保護推奨設定値は各製品のデータシートで規定しておりますので、それ以下になるように外部シャント抵抗値を設定してください。

例として SP2SK で SC レベルを 2.5A とした場合の設定を下記に示します。
SOIPM の短絡保護トリップ電圧のばらつきを表 2-2-1 に示します。

表 2-2-1 $V_{SC(ref)}$ の規格

項目	記号	条件	min.	typ.	max.	単位
短絡保護トリップレベル	$V_{SC(ref)}$	$T_j=25^\circ\text{C}, V_D=15\text{V}$	0.455	0.480	0.505	V

シャント抵抗値 R_{Shunt} 及び $V_{sc(ref)}$ と SC 保護レベルの関係は、ばらつきを考慮した場合、下記のようになります。

$$R_{Shunt} \text{ min. 値} = V_{SC(ref)} \text{ の max. 値} / SC \text{ の max. 値 (本例の場合} = 2.5\text{A)}$$

$$R_{Shunt} \text{ typ. 値} = R_{Shunt} \text{ min. 値} / 0.95^* \text{ よって } SC_{typ. 値} = V_{SC(ref)typ. 値} / R_{Shunt} \text{ typ. 値}$$

$$R_{Shunt} \text{ max. 値} = R_{Shunt} \text{ typ. 値} \times 1.05^* \text{ よって } SC_{min. 値} = V_{SC(ref)min. 値} / R_{Shunt} \text{ max. 値}$$

*) ここではシャント抵抗のばらつきを $\pm 5\%$ とする。

以上より SC レベルの動作範囲は表 2-2-2 のようになります。

表 2-2-2 SC の動作範囲 (シャント抵抗値 min. 202m Ω , typ. 213m Ω , max. 223m Ω)

条件	min.	typ.	max.	単位
$T_j=25^\circ\text{C}, V_D=15\text{V}$ での SC 動作範囲	2.04	2.26	2.50	A

(例: 202m Ω ($R_{shuntmin.}$) = 0.505V (= $V_{SC(ref)max.}$) / 2.5A (= SCmax.)

外部配線の寄生インダクタンスや寄生容量に起因する共振波形により、設計値より低い電流で保護回路が動作することがあります。抵抗値の調整は最終的には実機で評価する必要があります。

2) RC 時定数の設定

RC フィルタ回路は、シャント抵抗に発生するノイズによる SC 保護回路の誤動作の防止と、過負荷時に十分な電流を流すことを目的としています。ノイズの印加時間と素子の耐量から RC 時定数を設定します。(推奨は 1.5~2.0 μs)

外部シャント抵抗に SC レベルを超える電圧が発生した後、RC フィルタを介し CIN 端子に電圧が印加される時間 t_1 は下記計算式により求められます。

計算式

$$V_{SC} = R_{shunt} \cdot I_c \cdot (1 - e^{-\frac{t_1}{T}})$$

$$t_1 = -T \cdot \ln(1 - \frac{V_{SC}}{R_{shunt} \cdot I_c})$$

V_{SC} : 短絡保護トリップ電圧 $V_{SC(ref)}$ 、 R_{shunt} : シャント抵抗値、 I_c : ピーク電流値、 T : RC 時定数、 t_1 : 遮断時間

また、CIN 端子に保護レベルを超える電圧が印加されてから、実際に IGBT のゲートが遮断されるまでには、下記表 2-2-3 に示すような IC 内部の遅れ時間 t_2 がかかります。

表 2-2-3 SC 回路遅れ時間

項目	min.	typ.	max.	単位
SC 遮断時間	-	-	0.5	μs

従って、外部シャント抵抗に SC レベルを超える電圧が発生した後、IGBT のゲートを遮断するまでの時間 t_{TOTAL} は、下記となります。

$$t_{TOTAL} = t_1 + t_2$$

2. 2. 2 制御電源電圧低下保護 (UV保護)

(1) 概要

制御電源電圧が低下すると、IGBTのゲート電圧が下がることによる弊害が生じます。推奨電源電圧内でのご使用をお願いします。制御電源電圧が低下すると、IGBTを保護するため、制御電源電圧低下保護(UV)が動作します。P側、N側の両方にUV回路はありますが、N側回路でUVが動作したときのみ、Fo信号を出力します。Fo信号は、制御電源電圧が低下している期間出力します。P側はIGBTのゲート遮断のみで、Fo信号は出力しません。

また、この保護回路には、ノイズ等による瞬間的な電圧低下での保護動作を除去するため、約7μs(標準値)のフィルタを内蔵しておりますので制御電源電圧がトリップ電圧(UV_{DBt}、UV_{Dt})まで低下した場合でも、約7μs以内であれば保護は働きません。

表 2-2-4 各制御電源電圧範囲での SOIPM の状態

制御電源電圧範囲(V _D , V _{DB})	状態
0-4V 程度(P 側,N 側)	制御 IC の正常動作電圧領域ではないため、電源電圧低下保護(UV)、Fo などの各種保護動作の正常動作は保証されません。 IGBT のしきい電圧以下であり、基本的にオンしません、外来ノイズ等により誤オンの可能性がありますので制御電源より先に DC-LINK 電圧を立ち上げないでください。
4V-UV _{Dt} (N 側), UV _{DBt} (P 側)	制御電源電圧低下保護(UV)動作範囲内 制御入力信号を加えても、スイッチング動作を停止しています。 電源電圧低下保護(UV)が動作し、Fo を出力します。
UV _{Dt} (N 側)-13.5V UV _{DBt} (P 側)-13.0V	スイッチング動作します。 但し推奨範囲外ですので、SOIPM の仕様書で規定している V _{CE(sat)} ・スイッチング時間共に規格値を外れてコレクタ損失が増加し、接合温度が上昇する可能性があります。
13.5~16.5V(N 側) 13.0~18.5V(P 側)	推奨電源電圧範囲内 正常動作します。
16.5~20V(N 側) 18.5~20V(P 側)	スイッチング動作します。 但し、推奨範囲外ですので、スイッチング時間が高速になりすぎて、短絡時にはチップの短絡耐量が不足し、破壊することがあります。
20V~	IPM の制御回路が破壊する可能性があります。

※リップルノイズの規定

制御 IC の電源ラインに高周波の急峻なノイズが重畳されると、IC の誤動作が起きて Fo を出力し、更には出力を停止(ゲート遮断)することがあります。この誤動作を回避するために、ノイズの変動成分が±1V/μs より穏やかになるよう、リップル電圧が 2V より小さくなるように、電源回路を設計してください。(規定:dV/dt ≤ 1V/μs, Vripple ≤ 2Vp-p)

(2) 制御電源電圧低下保護動作シーケンス

制御電源電圧低下保護動作シーケンス(N 側, UV_D)

- a1. 制御電源電圧立上り・・・UV_{Dr}にて次のオン信号(L→H)入力より動作開始(各相への入力相ごとに通常状態に復帰します)
- a2. 正常動作=IGBT オン=出力電流あり
- a3. 制御電源電圧低下(UV_{Dt})
- a4. N 側全相の IGBT オフ・・・制御入力の状態に関わらずオフ
- a5. Fo 出力(20μs(min)以上、制御電源電圧が復帰するまでの間出力)
- a6. 制御電源電圧復帰(UV_{Dr})
- a7. 正常動作=IGBT オン=出力電流あり

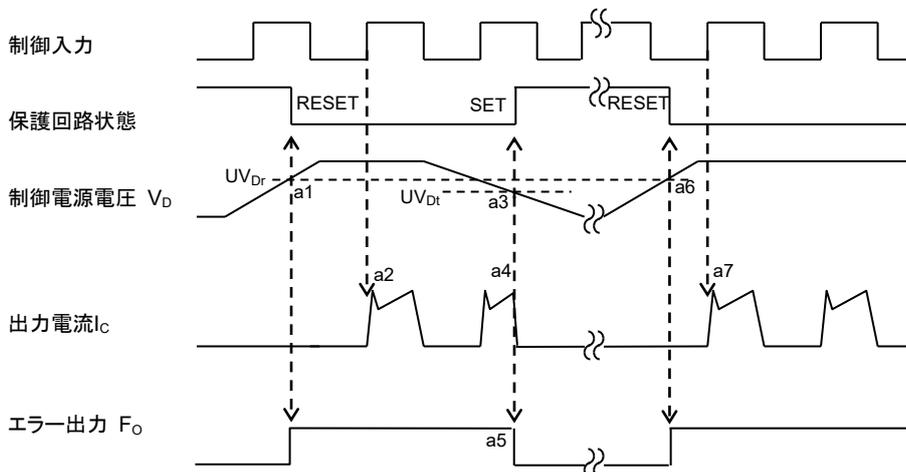


図 2-2-4 制御電源電圧低下保護(N 側)動作シーケンス

制御電源電圧低下保護動作シーケンス(P側, UV_{DB})

- a1. 制御電源電圧立上り…… UV_{DBr} にて次のオン信号(L→H)入力より動作開始
- a2. 正常動作=IGBT オン=出力電流あり
- a3. 制御電源電圧低下 (UV_{DBt})
- a4. 該当相の P 側 IGBT のみオフ……制御入力に関わらずオフ, F_o 出力はなし
- a5. 制御電源電圧復帰 (UV_{DBr})
- a6. 正常動作=IGBT オン=出力電流あり

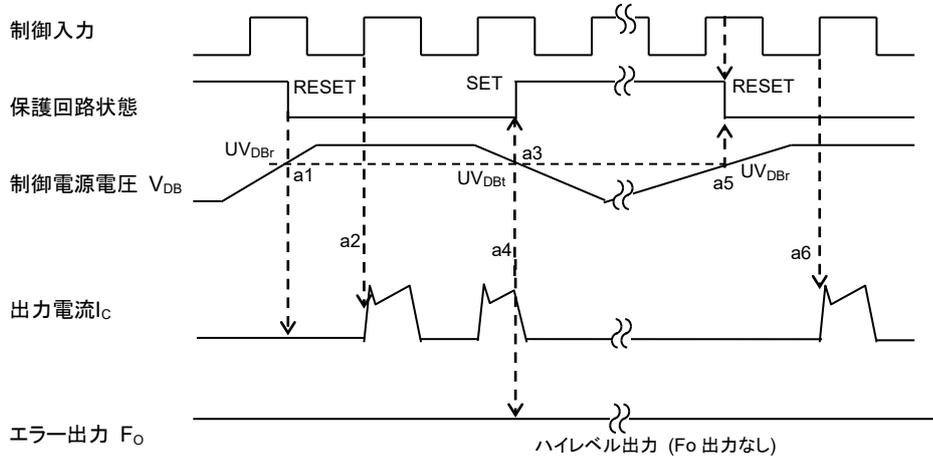


図 2-2-5 制御電源電圧低下保護(P側)動作シーケンス

2. 2. 3 過熱保護(OT 保護)

(1) 概要

SOIPMは、内蔵IC(LVIC)の温度をモニタすることによる過熱保護機能(OT)を搭載しています。LVICの温度がトリップ温度を超えて過熱保護が働くと、トリップ温度以上である間、N側の入力を無視して、N側IGBT全相をオフ状態にし、Foも出力し続けます。(P側IGBTはシャットダウンされません。)

過熱保護トリップ温度の規格を表2-2-5に示します。

表 2-2-5 過熱保護トリップ温度

項目	記号	条件	最小値	標準値	最大値	単位	
過熱保護	OT _t	V _D =15V, LVIC の温度を検知	トリップレベル	125	135	145	°C
	OT _{rh}		リセット温度ヒステリシス幅	—	10	—	

(2) 過熱保護動作シーケンス

過熱保護動作シーケンス(N 側のみ)

- a1. 正常動作=IGBT オン=出力電流あり
- a2. LVIC 温度が過熱保護トリップレベル(OT_t)以上に上昇
- a3. N 側全相の IGBT オフ…制御入力の状態に関わらずオフ
- a4. Fo 動作開始 (min. 20μs 以上、LVIC 温度が低下するまでの間 Fo 出力)
- a5. LVIC 温度がリセットレベル(OT_t-OT_{rh})以下に低下
- a6. 次のオン信号(L→H)入力より正常動作開始(各相への入力で相ごとに通常状態に復帰します)

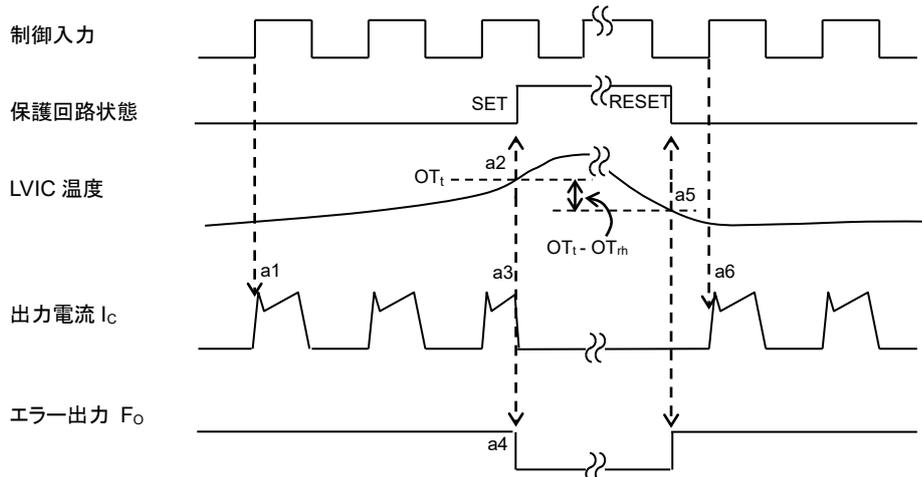


図 2-2-6 過熱保護動作シーケンス

(3) 過熱保護機能についての注意事項

1) 急激な接合温度上昇の場合

ロックや過電流時等のような急激な接合温度上昇には本機能は、有効に働きません。(パワーチップから距離のある LVIC の温度をモニタしているため、パワーチップの急激な温度上昇には追従できません)

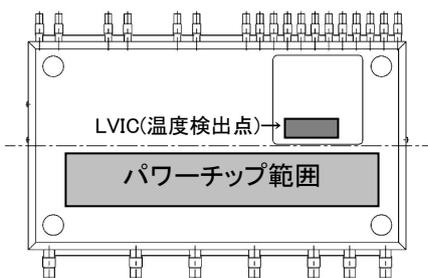


図 2-2-7 OT 機能の温度検出位置

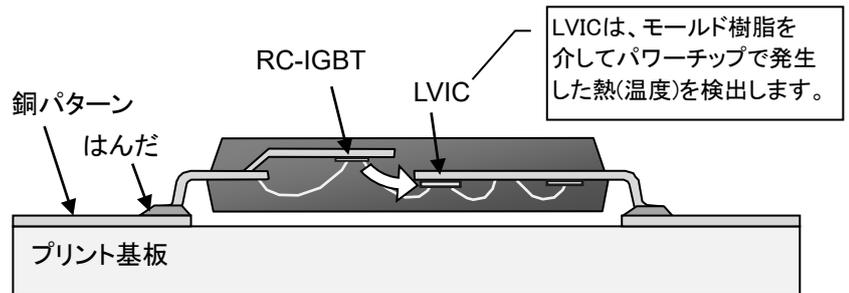


図 2-2-8 パワーチップからの熱伝導

2) 冷却システムが異常状態だった場合

ヒートシンクを使用していた場合にエラー出力で停止した際に、冷却システムが異常(ヒートシンクの脱落や空冷ファンの故障など)であった場合は、過熱保護機能が働いて、Fo 出力された可能性が高く、パワーチップの接合温度が絶対定格の瞬時接合温度 150°Cを超えている可能性がありますので、IPM を交換する必要があります。(冷却システムのみを修理し、SOIPM を再使用することは、お止めください。)

3) 放熱ヒートシンクを取り付けずにご使用になる場合

パワーチップで発生した熱はモールド樹脂のみを介して LVIC に伝達されるため、パワーチップから距離のある LVIC の温度 T_{IC} は、ジャンクション温度 T_j より低く、かつ温度上昇も遅延します。放熱ヒートシンクを取り付ける場合と比べて、LVIC の温度 T_{IC} とジャンクション温度 T_j との温度差は大きくなり、かつ温度上昇するまでの遅延時間も長くなります。そのため放熱ヒートシンク無しでの使用状態では、過熱保護機能が働いた時点で T_j が絶対最大定格 150°C を大きく超えている可能性が有ります。

放熱ヒートシンク無しの場合には、温度出力機能 V_{OT} をご使用になり、システム側で適切な温度保護設定値を定めて保護することを推奨します。(温度出力機能 V_{OT} の詳細は2. 2. 4項をご参照ください。)

2. 2. 4 温度出力機能 V_{OT}

(1) 温度出力機能の使用方法

本温度出力機能は、制御 IC(LVIC)部に温度検出素子を配置し、LVIC 部の温度を検出し出力しています。パワーチップの発熱は、モールド樹脂などを介して伝わりますので、モータロックや短絡などパワーチップの急激な温度上昇には、LVIC の温度上昇は追従できません。

本機能は、放熱用のファンの停止など放熱系の故障などによる温度上昇や重負荷継続時の出力制限などでの使用を推奨いたします。特に、放熱ヒートシンク無しで SOIPIM を使用する場合には、温度出力機能 V_{OT} をご使用になり、システム側で適切な温度保護設定値を定めて保護することを推奨します。

(2) 温度出力端子(V_{OT} 端子)仕様

V_{OT} 端子の出力能力を表 2-2-6 に示します。 V_{OT} 出力は、図 2-2-9 に示しますように温度検出素子の出力を OP アンプで増幅して、 V_{OT} 端子に出力する構成としています。その出力特性は、図 2-2-13 に示しますように、温度に対し線形変化いたします。本出力の使用上の注意点を以下に記します。

表 2-2-6 出力電流定格 ($T_c = -30^{\circ}\text{C} \sim 100^{\circ}\text{C}$)

	min.
ソース電流能力	1.7mA
シンク電流能力	0.1mA

*) ソース電流: V_{OT} 端子から流し出す電流
シンク電流: V_{OT} 端子に引き込む電流

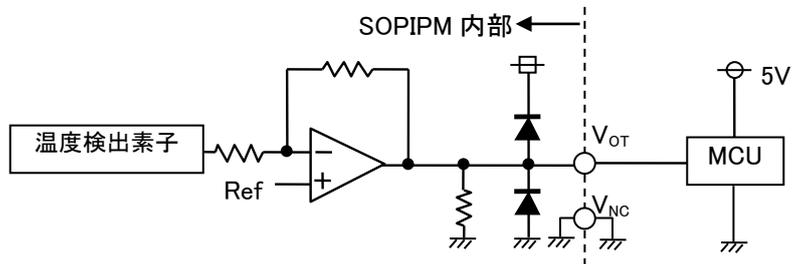


図 2-2-9 LVIC V_{OT} 端子部回路図

• 室温以下時の V_{OT} 出力について

室温より低い温度時において、出力の線形性が必要な場合、 $V_{OT}-V_{NC}$ (=コントローラ GND)間に 5.1k Ω のプルダウン抵抗の設置を推奨いたします。プルダウン抵抗を設置される場合は、 V_{OT} 出力電圧÷抵抗値程度の電流が、LVIC の消費電流として常時余分に流れることとなります。過熱保護のためだけに本出力を使用し、室温以下の出力が不要な場合、プルダウン抵抗は接続不要です。

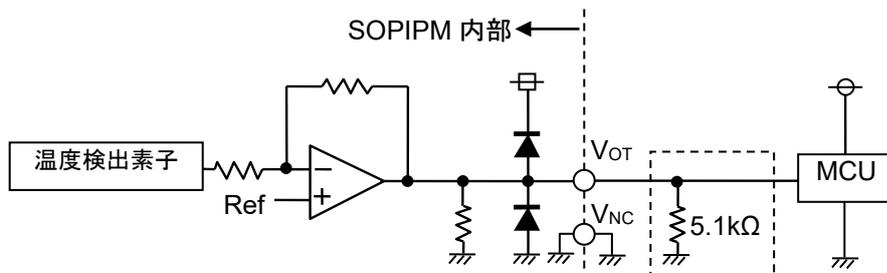


図 2-2-10 LVIC V_{OT} 端子部回路図 (室温以下出力使用時)

• 低電圧マイコン使用時について

低電圧マイコンを使用する場合 V_{OT} 出力は、温度が上昇した際にマイコンの電源電圧を超える可能性があります。3.3Vマイコンなどを使用される場合は、マイコンの保護のため、 V_{OT} 出力とマイコンの電源(3.3V)の間にクランプダイオードの設置を推奨いたします。

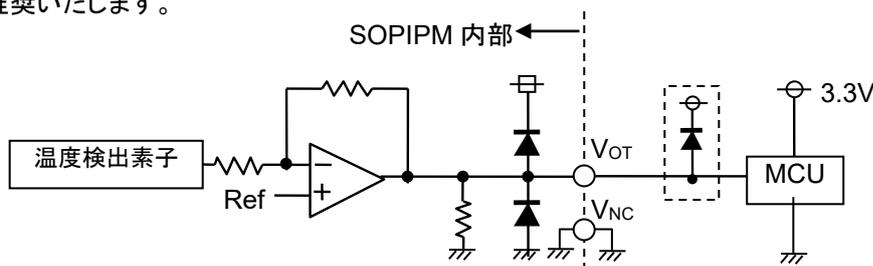


図 2-2-11 LVIC V_{OT} 端子部回路図 (低電圧マイコン使用時)

• 保護設定電圧がマイコン電源電圧を超える場合について

低電圧(3.3V など)マイコン使用時、保護しきい値がマイコンの電源電圧以上(例: $V_{OT}=3.3V$ 以上)となるような設計が必要な場合、 V_{OT} 出力を抵抗分圧してマイコンの A/D コンバータに入力する方法があります。(図 2-2-12)

その際、分圧抵抗値の合計が $5k\Omega$ 程度となるように設定ください。

上述のクランプダイオードの設置は、 V_{OT} 出力は分圧されることから基本的にマイコンの電源電圧以上に上がらないと考えられるため不要と思われるかもしれませんが、設置の要不要は設定した分圧比にて判断ください。

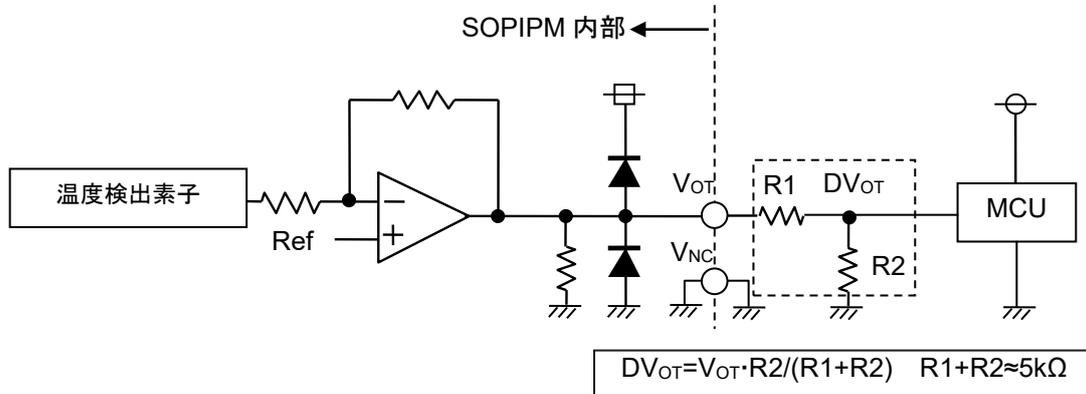


図 2-2-12 V_{OT} 端子部回路例 (保護しきい値が高い場合)

(3) ヒートシンク取り付けに伴う注意事項

• ヒートシンクを取り付けない場合

上述のとおり、パワーチップの発熱はモールド樹脂を介して LVIC に伝わりますので、温度出力される LVIC 温度 (T_{ic})とパワーチップ接合温度(T_j)、周囲温度(T_a)の関係は、放熱条件および制御方法によって異なります。

本温度出力を使用した温度保護機能を設計するためには、パワーチップ接合温度(T_j)、LVIC 温度(アナログ温度出力: T_{ic})、周囲温度(T_a)の関係を実システム(放熱系)で評価して、この相関を求めた上で温度保護設定値 ($T_j=150^{\circ}C$ 以下となる範囲)を検討する必要があります。

• ヒートシンクを取り付ける場合

ヒートシンクを取り付ける場合には、パワーチップの発熱はモールド樹脂だけでなくヒートシンクも介して LVIC に伝わりますので、温度出力される LVIC 温度 (T_{ic})とパワーチップ接合温度(T_j)、チップ直下のケース温度(T_c)の関係は、ヒートシンク形状、放熱条件、制御方法によって異なります。

本温度出力を使用した温度保護機能を設計するためには、パワーチップ接合温度(T_j)、LVIC 温度(アナログ温度出力: T_{ic})、ケース温度(T_c)の関係を実システム(放熱系)で評価して、この相関を求めた上で温度保護設定値 ($T_c=115^{\circ}C$ 以下かつ $T_j=150^{\circ}C$ 以下となる範囲)を検討する必要があります。

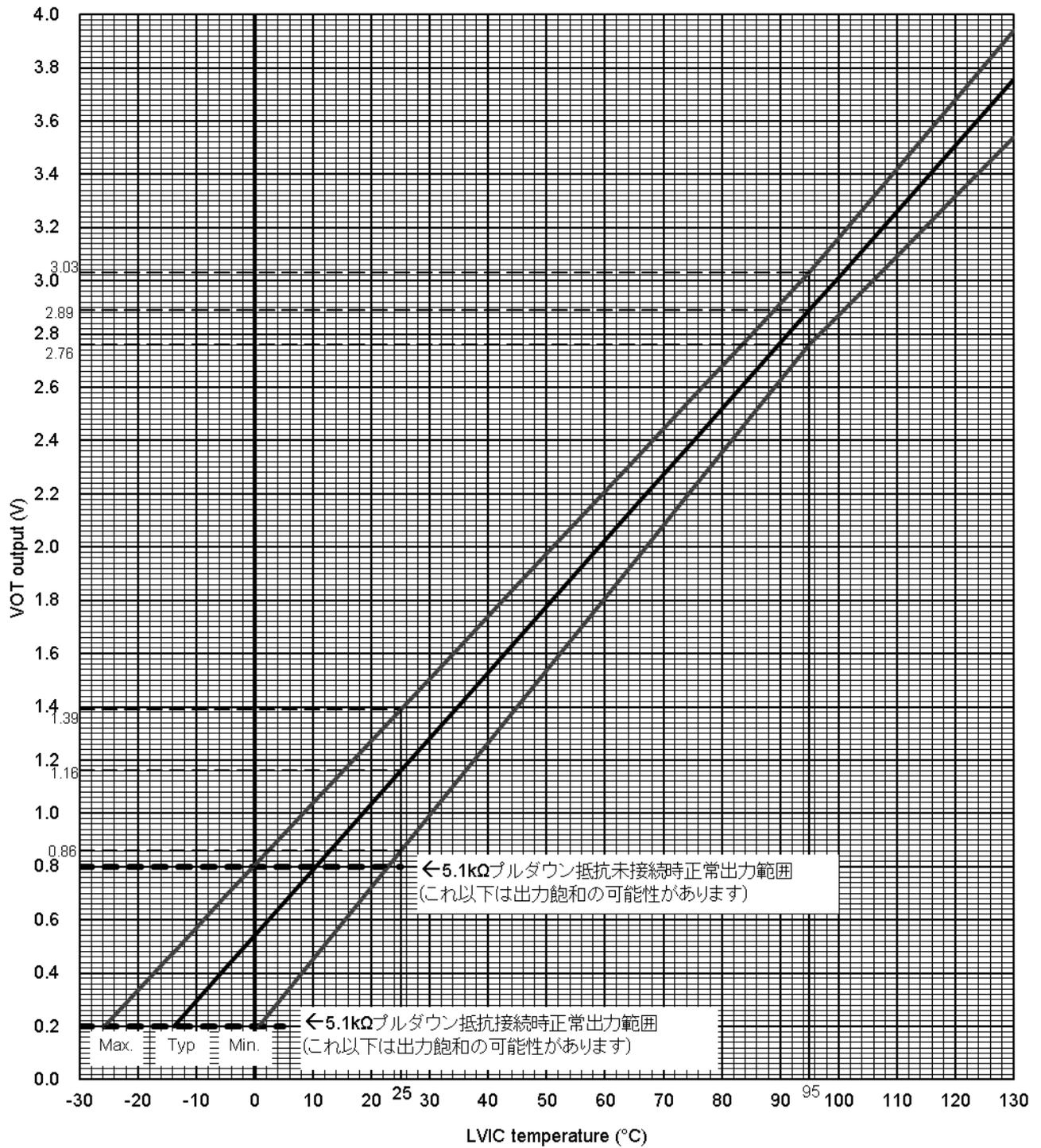


図 2-2-13 LVIC 温度-V_{OT} 出力電圧関係

2. 2. 5 インターロック機能

(1) 概要

本インターロック機能は、制御 IC(LVIC)部で同相の P 側と N 側の同時オンを検出し、アーム短絡を防止します。同相の P 側と N 側の制御入力を比較し同時オン状態になった場合、制御入力の状態に関わらず N 側の制御入力をオフ状態に保ちます。P 側や他相の IGBT は制御入力に従って通常動作いたします。Fo 出力はいたしません。

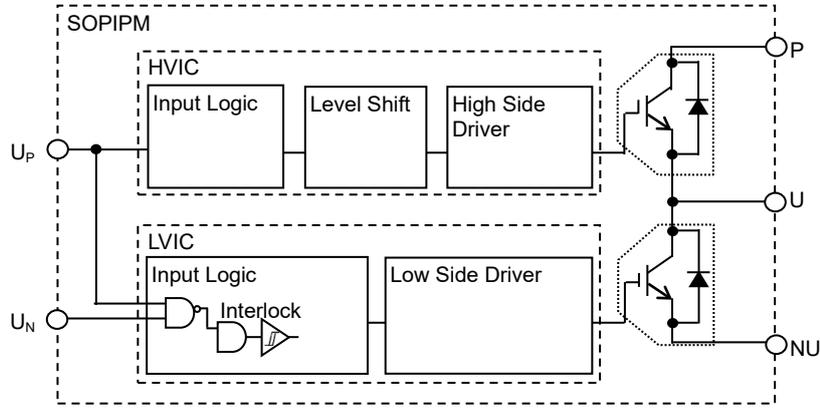


図 2-2-14 インターロック機能ブロック図 (代表例:U 相)

(2) インターロック動作シーケンス

インターロック動作シーケンス

- a1. 正常動作=IGBT オン=出力電流あり
- a2. N 側制御入力がオン(H)のときに P 側制御入力がオン(L→H)・・・N 側の IGBT がオフ
- a3. P 側制御入力がオン(H)のときに N 側制御入力がオン(L→H)・・・N 側の IGBT がオフ
- a4. P 側制御入力オフ(H→L)したときに N 側入力がオン(H)・・・N 側 IGBT がオン

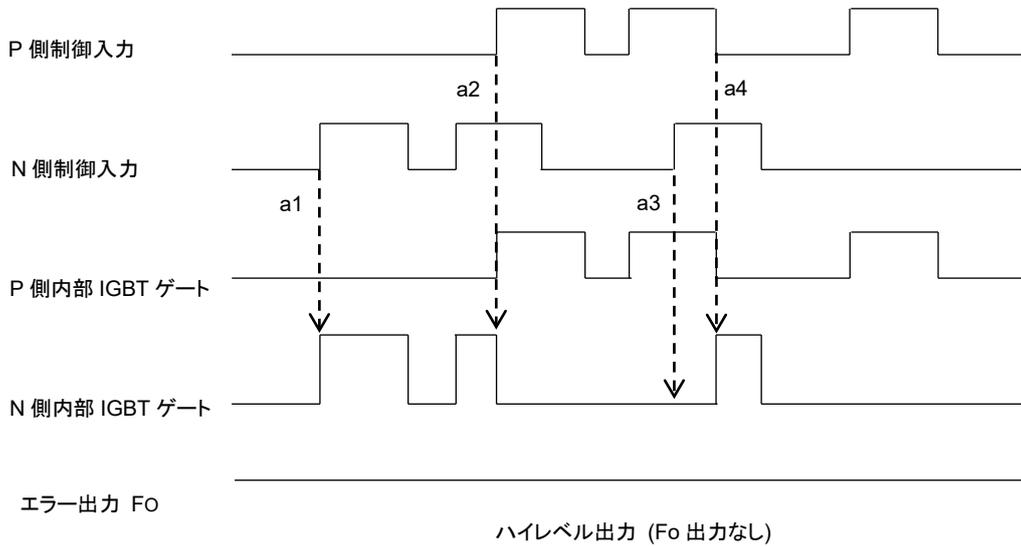


図 2-2-15 インターロック動作シーケンス

2.3.2 マーキング

図2-3-2にSOIPMのレーザーマーキング範囲を示します。

三菱マーク、形名、ロット番号、原産国、および2Dコードは、モジュール上部にマーキングされます。

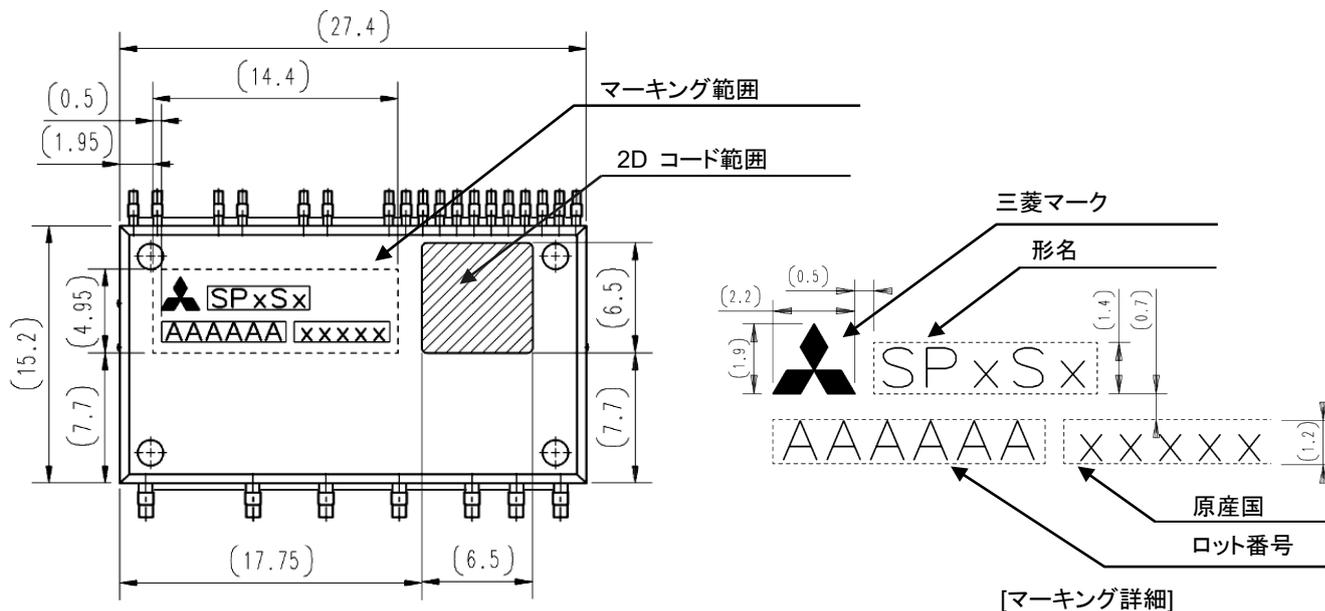
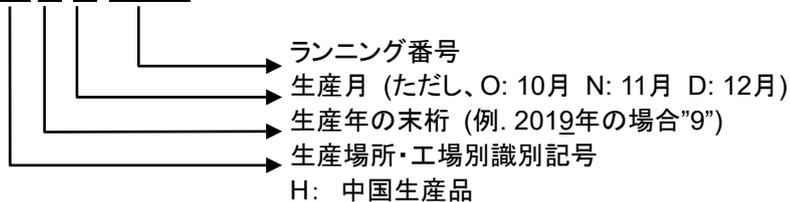


図2-3-2 マーキング図 (単位:mm)

ロット番号は、製造年・月、ランニング番号及び生産国を示します。詳細は以下のとおりです。

(例)

H97AA1



2. 3. 3 端子配列と名称

表 2-3-1 端子説明

No.	端子名	端子説明
1-A	(V _{NC}) ^{*1}	(内部使用端子(制御 GND 電位))
1-B	(V _{P1}) ^{*1}	(内部使用端子(制御電源電位))
2	V _{UFS}	UP 相駆動電源 GND 端子
3	V _{UFB}	UP 相駆動電源端子
4	V _{VFS}	VP 相駆動電源 GND 端子
5	V _{VFB}	VP 相駆動電源端子
6	V _{WFS}	WP 相駆動電源 GND 端子
7	V _{WFB}	WP 相駆動電源端子
8	U _P	UP 相制御入力信号端子
9	V _P	VP 相制御入力信号端子
10	W _P	WP 相制御入力信号端子
11	V _{P1}	P 側制御電源端子(+)
12	V _{NC}	P 側制御電源 GND 端子 (20pin と内部で接続)
13	U _N	UN 相制御入力信号端子
14	V _N	VN 相制御入力信号端子
15	W _N	WN 相制御入力信号端子
16	V _{N1}	N 側制御電源端子(+)
17	F _O	エラー出力端子
18	C _{IN}	短絡トリップ電圧検出端子
19	V _{OT}	温度出力端子
20	(V _{NC}) ^{*1}	(内部使用端子(制御 GND 電位))
21	N _W	W 相出力 GND(エミッタ)端子
22	N _V	V 相出力 GND(エミッタ)端子
23	N _U	U 相出力 GND(エミッタ)端子
24	W	W相出力端子 (No.6と内部で接続)
25	V	V相出力端子 (No.4と内部で接続)
26	U	U相出力端子 (No.2と内部で接続)
27	P	インバータ電源(+)

*1) No.1-A,1-B, 20 は内部使用のダミー端子ですが電位をもっているため、何も接続しないでください。

表 2-3-2 SOIPIM の入出力端子構造

項目	記号	内容
P 側駆動電源端子 P 側駆動電源 GND 端子	V_{UFB} - V_{UFS} V_{VFB} - V_{VFS} V_{WFB} - V_{WFS}	<ul style="list-style-type: none"> High-side IGBT 駆動用電源端子です。 ブートストラップコンデンサを外付けすることにより外部電源を代替できます。ブートストラップコンデンサは、出力端子が GND レベルになった際に V_D によって充電されます。 V_{DB} が安定していないと誤動作の原因となります。ブートストラップコンデンサと並列に、周波数及び温度特性の良いパスコン(～2μF 程度)を接続されることを推奨します。 制御電源へのサージ電圧吸収用にツェナーダイオード(ツェナ電圧 24V、電力損失 1W 程度)を端子近傍に接続することを推奨します。
P 側制御電源端子 N 側制御電源端子	V_{P1} V_{N1}	<ul style="list-style-type: none"> 内蔵 IC の制御側電源端子です。(LVIC と HVIC)。 V_{P1}, V_{N1} は外部基板上で接続してください。 ノイズと電源リップルによる誤動作を抑えるために周波数特性の良い平滑コンデンサを制御端子近傍に接続ください。また、周波数及び温度特性の良いパスコン(～2μF 程度)を接続されることを推奨します。 電圧リップルは規格内にはいるように設計ください。 制御電源へのサージ電圧吸収用にツェナーダイオード(ツェナ電圧 24V、電力損失 1W 程度)を端子近傍に接続することを推奨します。
制御電源 GND 端子	V_{NC}	<ul style="list-style-type: none"> 内蔵 IC の制御側 GND 端子です。(LVIC と HVIC) 入力、F_o 出力など制御基準電位となるのでノイズの影響を避けるため、制御 GND 配線に母線電流が流れないようにしてください。(パワーGND と分けて配線する)
制御入力端子	U_P , V_P , W_P U_N , V_N , W_N	<ul style="list-style-type: none"> スイッチング制御する入力端子です。内部で min3.3kΩ でプルダウンされています。 電圧駆動タイプです。内部は CMOS 構成のシュミットトリガ回路に接続されています。 ノイズに敏感ですので、パターンは最短とし、かつ配線に注意してください。ノイズなどが重畳している場合は、RCフィルタを接続してください。RCフィルタを追加する場合、SOIPIM 内部のプルダウン抵抗との分圧になりますのでご注意ください。
短絡トリップ 電圧検出端子	CIN	<ul style="list-style-type: none"> 短絡時に電流検出用シャント抵抗で発生した電位を RC フィルタを通して、この端子に入力し短絡保護を行います。 RC フィルタ時定数は 2μs 以下を推奨します。
エラー出力端子	F_o	<ul style="list-style-type: none"> SOIPIM の異常状態(N 側の SC, UV, OT 保護動作時)を示す出力です。 オープンドレイン出力です。F_o 出力時のシンク電流を 1mA 以下にする必要がありますので外部で 5V 系電源に 5kΩ 以上(推奨 10kΩ)の抵抗でプルアップしてください。
温度出力端子	V_{OT}	<ul style="list-style-type: none"> LVIC 温度をアナログ信号で出力する端子です。内部はオペアンプの出力となっています。 室温以下時の出力の線形性が必要な場合、5.1kΩ のプルダウン抵抗を設置ください。
インバータ 電源端子	P	<ul style="list-style-type: none"> インバータの電源端子です。P 側 IGBT のコレクタに接続されています。 パターンのインダクタンス成分によるサージ電圧を抑制するため、平滑コンデンサを P, N 両端子の直近に配置してください。また、周波数特性に優れたフィルムコンデンサの追加も効果的です。
インバータ GND 端子	NU, NV, NW	<ul style="list-style-type: none"> インバータのグラウンドです。 NU に U 相、NV に V 相、NW に W 相の N 側 IGBT のエミッタが接続されています。
インバータ出力端子	U, V, W	<ul style="list-style-type: none"> インバータ出力用の端子です。 モータなどの負荷を接続します。 内部はハーフブリッジで構成された出力 IGBT の中点に接続されています。

※ スwitching動作時の制御電源端子、P-N 間電圧のサージ電圧や、入力端子のノイズをオシロスコープなどで確認してください。その際、オシロスコープの時間軸は 1 μ s/div 以下とし、デジタルオシロスコープの場合サンプリングは 100MS/s 以上での確認が必要です。
 定格を超えるサージや入力しきい値を越えるようなノイズが重畳しているようであれば、対策(配線見直し、コンデンサの位置、容量の見直し、ツェナーダイオードの搭載、フィルタの強化など)をご検討ください。

2. 4 SOIPM の取り付け方法

SOIPM の絶縁距離、保管条件、SOIPM を制御基板に取り付ける場合の注意点を示します。

2. 4. 1 SOIPM の絶縁距離

SOIPM の各空間、沿面距離を表 2-4-1 と図 2-4-1 に示します。

表 2-4-1 SOIPM 絶縁距離 (min 値)

	空間距離(mm)	沿面距離(mm)
充電部異電極端子間	2.70	2.80
外部端子-ヒートシンク間	1.45	1.50

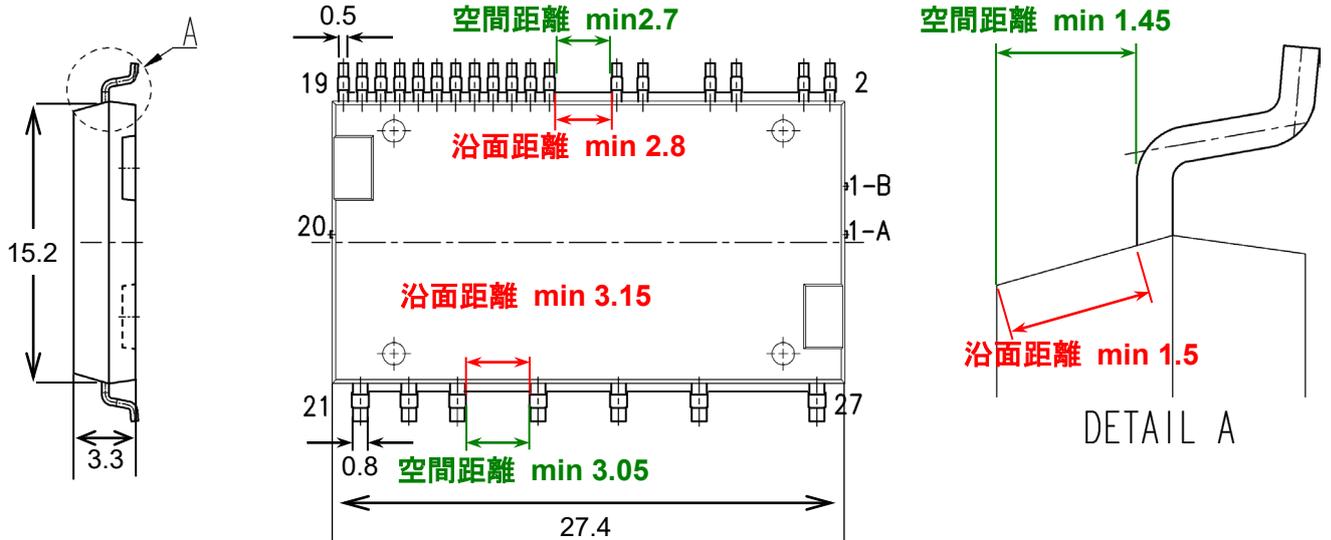


図 2-4-1 絶縁距離(単位:mm)

2. 4. 2 SOIPM の保管条件

SOIPM はエンボステーピングにて封入し、乾燥材を入れた防湿梱包にて出荷いたします。

吸湿した状態のまま実装時にパッケージが加熱されると、パッケージ内部の構成材と封止樹脂との界面に剥離を生じたり、パッケージクラックを生じる場合があるため、SOIPM では乾燥材入りの防湿梱包にて出荷しております。梱包仕様の詳細は5. 1項をご確認ください。

防湿梱包状態での保管期限および、防湿梱包開封後の保管期限を以下に示します。

(1) 防湿梱包状態での保管期限

防湿梱包状態では、5~35℃、40~75%RHの保管条件下で、防湿梱包日(ラベル印字日)から1年以内に使用願います。

なお開封時、インジケータの 30%検湿部がラベンダー色またはピンク色になっていた場合は、ベーキング後(125℃、24 時間)に使用願います。テープは耐熱仕様ではありませんので、ベーキング処理を施す際は耐熱容器に移し替えて使用ください。

(2) 防湿梱包開封後の保管期限

防湿梱包開封後の使用期限を表 2-4-2 に示します。開封後の許容時間を超えることが予想される場合は、常温の乾燥炉(30%RH 以下)での保管を推奨します。

下記使用期限を超えた場合、ベーキング後(125℃、24 時間)に使用願います。テープは耐熱仕様ではありませんので、ベーキング処理を施す際は耐熱容器に移し替えて使用ください。

表 2-4-2 防湿梱包開封後の使用期限 (JEDEC MSL 3 または JEITA MSL 3 相当)

開封後保管状態	使用期限
30℃、60%RH 以下	168 時間以内

2. 4. 3 SOIPM のマウントパッド設計

表面実装タイプのパッケージを基板に実装する場合、基板上に形成されるマウントパッドの設計および基板材料の選定が重要になってきます。特にマウントパッド設計ははんだ付け歩留まりに、また基板材料ははんだ付け後の信頼性に影響を与える場合があります。

ここでは SOIPM のマウントパッドの設計基準を示します。

マウントパッド寸法の推奨値を図 2-4-2 および表 2-4-3 に示します。基板実装時のはんだ付け条件につきましては、2. 4. 4 項をご参照願います。本寸法は推奨例となります。最終的には実機にて実装評価を実施し、確認をお願いいたします。

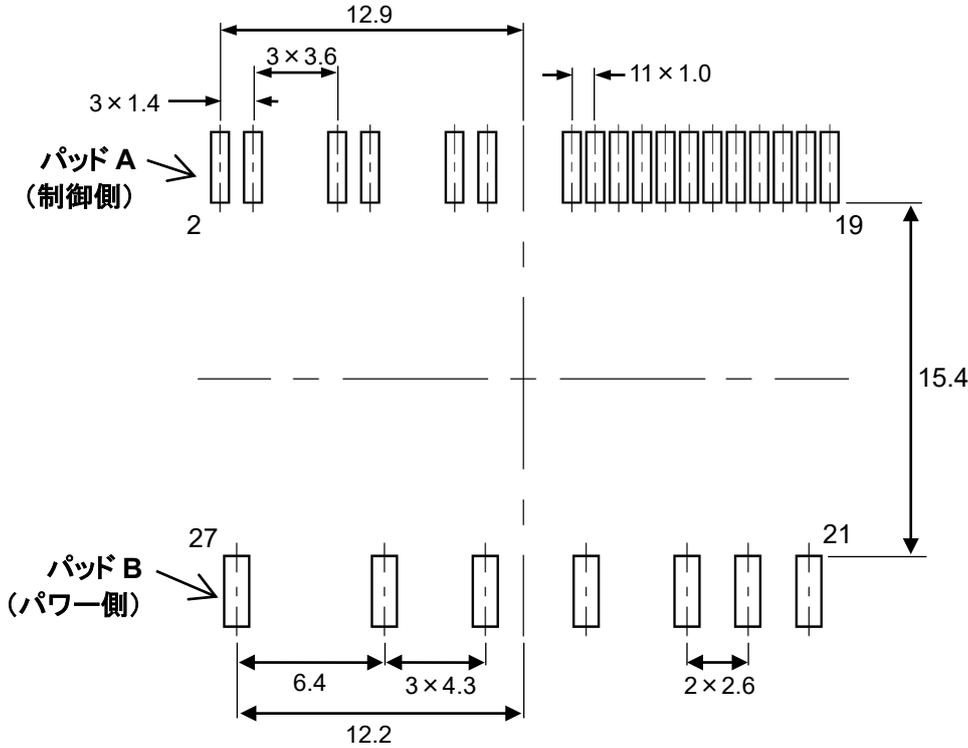


図 2-4-2 マウントパッドの推奨値 (単位:mm)

表 2-4-3 推奨マウントパッド寸法 (単位:mm)

	幅	長さ
パッド A(制御側)	0.6	3.0
パッド B(パワー側)	0.9	3.0

2. 4. 4 はんだ付け条件

SOIPM 基板実装時のはんだ付け条件を下記します。

(1) リフローはんだ条件

リフローはんだの条件につきましては、IPC/JEDEC(J-STD-020D.1)に対して適用可否評価を行っています。

当社の推奨温度プロファイルを図 2-4-3 に示します。下記プロファイルは、パッケージ表面における温度プロファイルです。熱のかかり方は、デバイス全体で一様になるようにし、局部的に温度上昇もしくは温度下降させることは避けて下さい。端子部温度は鉛フリーはんだの溶融点である 260℃をピーク温度としています。

リフロー回数は3回以内をお願いします。

リフローはんだ付けでは、はんだペーストの状態、コンベア速度、基板のランド形状などによって条件が変化いたします。最終的には実際の基板を使用し、現品で問題ないことをご確認願います。

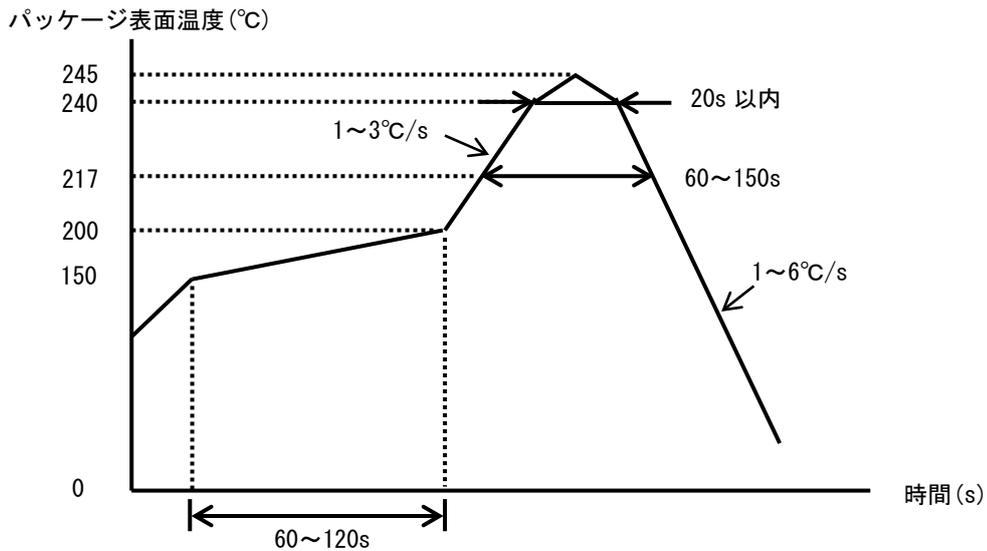


図 2-4-3 鉛フリーはんだ リフロー温度プロファイルの一例

(2) 手修正はんだ時の条件

はんだごてのこて先温度は 360℃、1 端子毎 5s 以内で問題ないことを確認しています。

修正回数は 1 端子当たり 2 回以内をお願いします。

第3章 SOIPM の使用方法

3.1 SOIPM の使用方法と応用

この章では、SOIPM の使用方法、周辺回路例について説明します。

3.1.1 システム接続例

C1:温度・周波数特性に優れた電解コンデンサ

注)容量値は PWM 制御入力方式によって変わります。

C2:バイパスコンデンサ 0.01~2μF ノイズ除去用の温度、周波数、DC バイアス特性に優れたセラミックコンデンサ(B, R 特性など。)

C3:スナバコンデンサ 0.1~0.22μF程度(フィルムコンデンサなど)

D1:サージ保護用ツェナーダイオード24V/1W

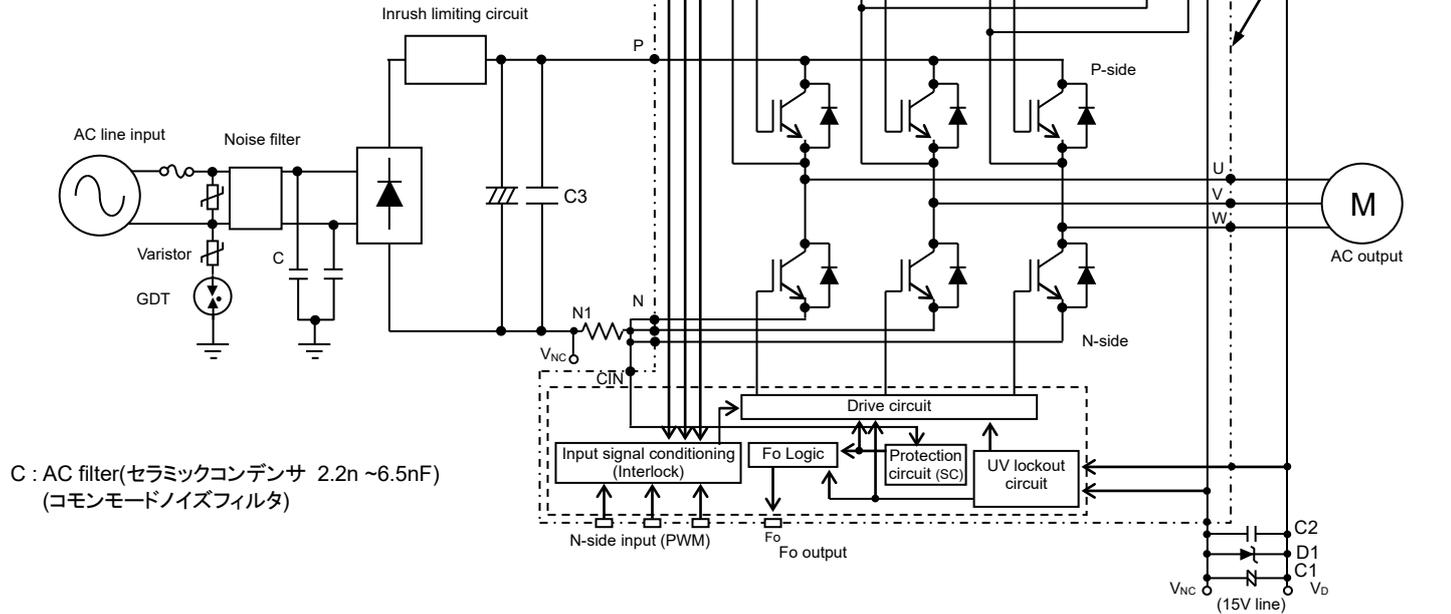


図 3-1-1 システム接続例

3. 1. 2 インターフェイス回路例 (直接入力時、1 シャント抵抗時)

マイコン(MCU)やDSPなどと、SOIPIMを直接接続する場合のインターフェイス回路例を示します。

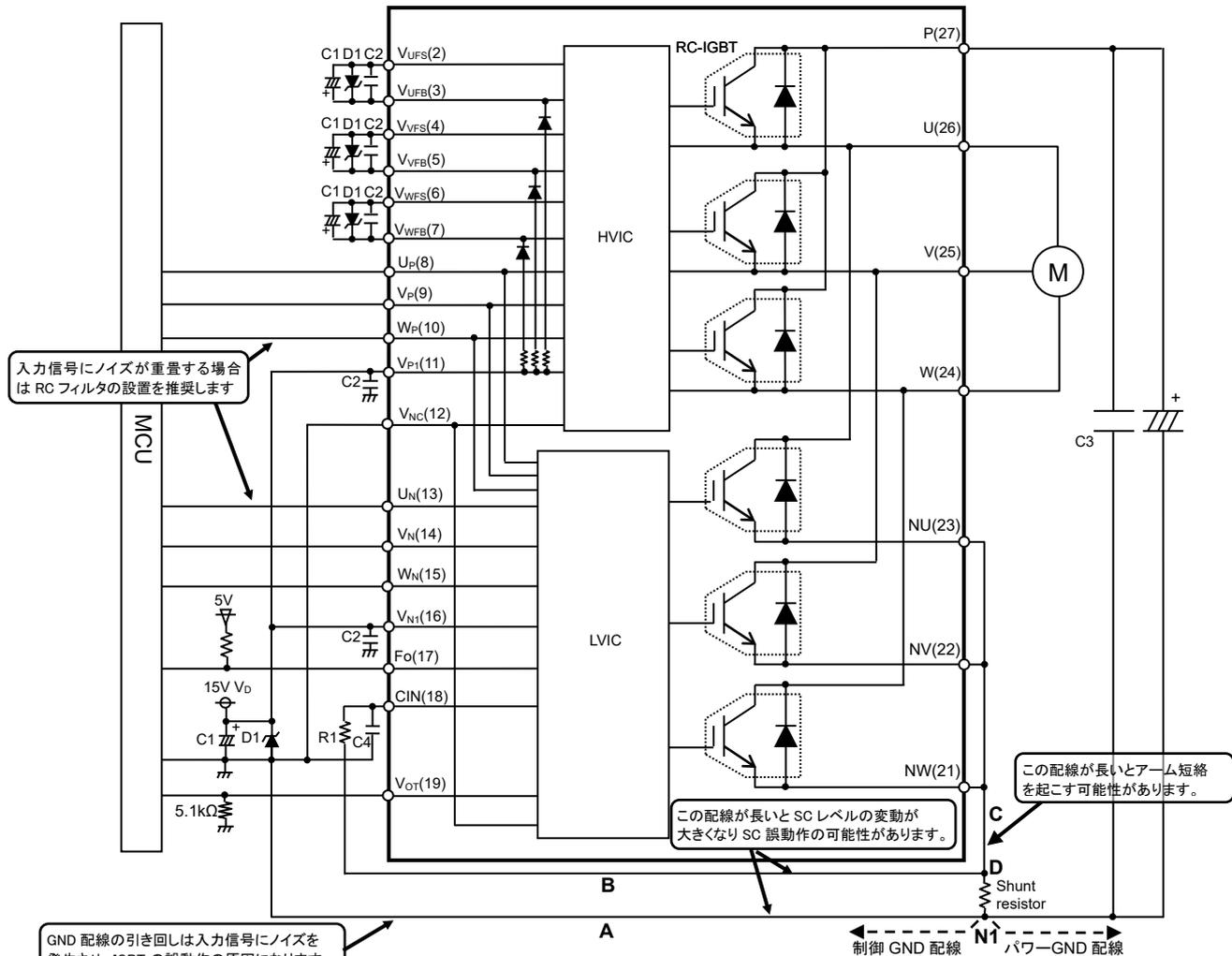


図 3-1-2 インターフェイス回路例 (直接接続)

注:

- (1) 制御側電源GNDとパワー側GNDの配線を共通のベタ配線で配線すると、大電流が流れるパワーGNDの変動の影響を受け誤動作の可能性がありますので、制御側電源GNDとパワー側GNDの配線は分けて配線し、N1点(シャント抵抗の端子部)にて一点接続としてください。
- (2) 制御電源へのサージ電圧吸収用に制御電源端子間近傍へツェナーダイオードD1(ツェナ電圧24V、許容損失1W程度)の接続を推奨します。
- (3) サージ電圧による過電圧破壊を防止するために、平滑コンデンサとP、N1端子間の配線はできるだけ短くしてください。またP-N1端子間に0.1 μ F~0.22 μ F程度のスナバコンデンサC3を挿入してください。
- (4) 短絡(SC)保護機能の誤動作防止用RCフィルタのR1、C4には温度補償用などバラツキの小さいものを推奨します。(CIN端子近傍への設置を推奨) また、短絡時に2 μ s以下で遮断できるように、フィルタ時定数は、設定(1.5~2 μ s推奨)してください。遮断時間は、配線パターンによって変わりますので実システムにて十分評価してください。
- (5) A、B、Cの配線はIGBTの動作に大きな影響を与えます。BおよびCの配線はできるだけ短く配線してください。Aの配線はパワー側の配線の引き回しに準じた長さで配線してください。パワー側の配線に対しインピーダンスを十分高くすることで、制御側への短絡電流の回り込みを防ぐことができます。
- (6) 短絡保護の誤動作防止のため、CIN端子への配線はシャント抵抗端子部直近のD点で分岐し、できるだけ短くしてください。また、NU、NV、NW端子相互の接続は端子近傍で実施してください。シャント抵抗には表面実装タイプなど低インダクタンスタイプで、温度補償用などバラツキの小さいものを推奨します。
- (7) 各コンデンサはSOIPIMの端子近傍に設置してください。C1は、温度特性、周波数特性が優れた電解コンデンサ、C2は0.01 μ F~2 μ Fでノイズ除去用の温度、周波数、DCバイアス特性に優れたセラミックコンデンサ(B、R特性など)を推奨します。
- (8) 入力信号はハイアクティブです。IC内部で3.3k Ω (min)の抵抗でプルダウンしています。誤動作防止のため、入力信号配線はできるだけ短く配線してください。誤動作防止のためRCフィルタを挿入する場合は、入力のしきい値電圧を満足するように設定してください。専用HVICを採用しているため、MCUに直接接続することができます。(電氣的絶縁にはなりません)
- (9) F_O端子はオープンドレインです。I_{F0}=1mA以下となるような抵抗値でMCUの制御電源(5V、3.3Vなど)にプルアップしてご使用ください。I_{F0}=プルアップ電源電圧/プルアップ抵抗値で概算できます。5Vにプルアップする場合、5k Ω 以上、10k Ω を推奨します。
- (10) 制御ICの電源ラインに高周波の急峻なノイズが重畳されると、ICの誤動作が起きてF_Oを出力し、停止することがあります。制御電源ラインのノイズは、dV/dt \leq 1V/ μ s、V_{ripples} \leq 2Vp-pとなるように電源回路を設計してください。
- (11) SOIPIMは、各相あるいは個体間で並列接続して同一負荷を駆動するような使用方法は、推奨いたしません。

3. 1. 3 インターフェイス回路例(フォトカプラ駆動)

フォトカプラを使用した場合の応用回路例を示します。

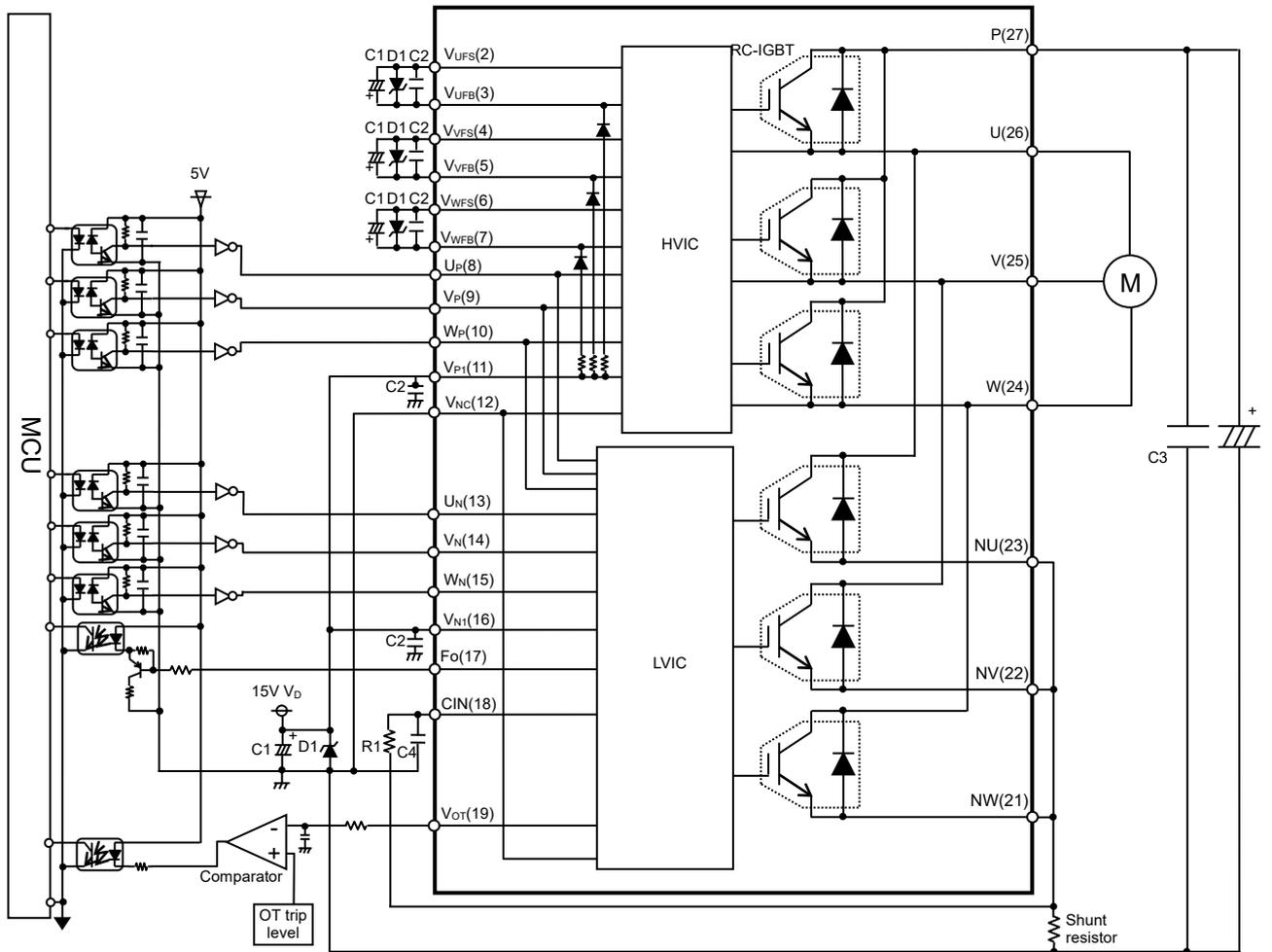


図 3-1-3 インターフェイス回路例(フォトカプラ駆動)

注:

- (1) 高速フォトカプラ(高 CMR)の使用を推奨します。
- (2) Fo シンク電流 I_{FO} の最大定格は 1mA となります。
- (3) V_{OT} 出力部のコンパレータ回路について、コンパレータ出力のチャタリングを防止するためヒステリシス付き入力回路を推奨します。
- (4) SOIPM への入力信号にノイズが重畳する場合、誤動作防止のため RC フィルタの挿入を推奨します。その際には、入力のしきい値電圧を満足するように設定してください。(SOIPM の入力部には min 3.3k Ω のプルダウン抵抗が接続されています)

3. 1. 4 N側エミッタ分割仕様(3シャント)動作時の外部SC保護回路例

N側エミッタ分割仕様(3シャント)で使用の場合は、そのまま3相のシャント抵抗の電圧をCIN端子に入力できませんので図3-1-4のような外部回路が必要となります。

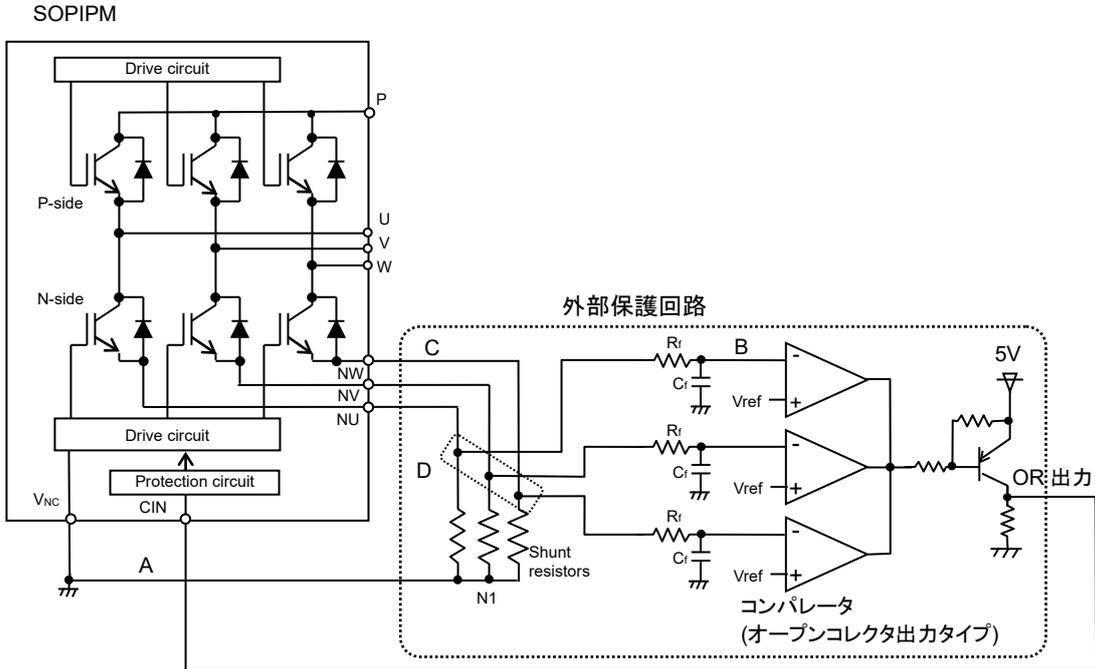


図 3-1-4 外部保護回路例

注:

- (1) 短絡保護の誤動作防止用RCフィルタ($R_r C_f$)の時定数は、短絡時に $2\mu s$ 以下で遮断できるように設定してください。(1.5~ $2\mu s$ 推奨) 遮断時間は、配線パターン、コンパレータの反応速度などにも依存します。
- (2) しきい値電圧 V_{ref} は、SOIPMの短絡トリップ電圧 $V_{sc(ref)}$ の規格値と同じにすることを推奨します。(typ.0.48V)
- (3) シャント抵抗値は、短絡保護トリップ電流値が規定の値以下となるように設定してください。
- (4) 誤動作防止のため、A、B、Cの配線は、可能な限り短くしてください。
- (5) コンパレータへの入力の配線は、シャント抵抗の端子部直近(D点)で分岐してください。
- (6) OR出力のHighレベル(保護時出力)は、CIN端子の短絡トリップ電圧の最大値である0.505V以上となるように設定してください。
- (7) コンパレータ、 V_{ref} 及び C_f のGNDは、大電流が流れノイズリーなパワーGND配線にはつながらず、制御GND配線に接続してください。

3. 1. 5 SOIPMの信号入力端子とFo端子

(1) 制御入力端子構造と接続例について

SOIPMの入力端子はハイアクティブ動作です。ハイアクティブ動作にすることで立上げ、立下げシーケンスに関して、フェイルセーフとなります。

プルダウン抵抗(3.3kΩmin.)を内蔵しており、外付けのプルダウン抵抗は不要となります。

図3-1-5に入力部ブロック図、表3-1-1に入力しきい値電圧規格を示します。

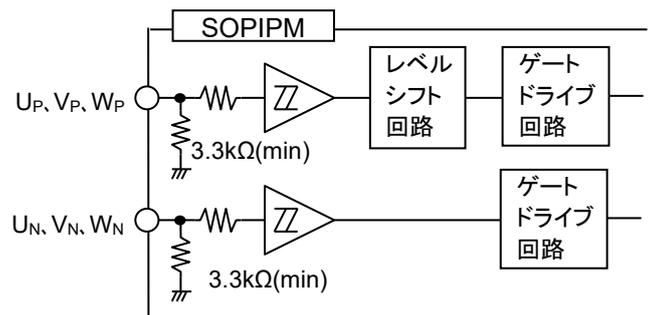
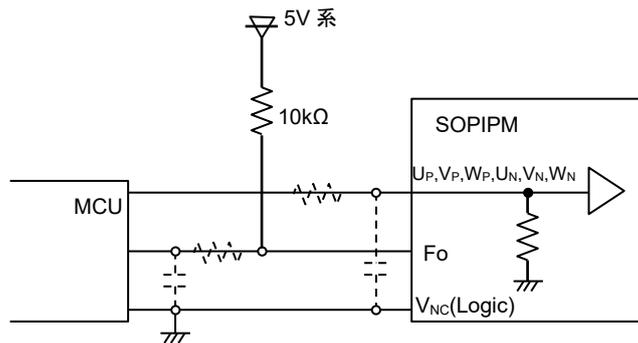


図 3-1-5 入力部ブロック図

表 3-1-1 入力しきい値の規格($V_D=15V, T_j=25^\circ C$)

項目	記号	条件	最小値	標準値	最大値	単位
1. 入力オンしきい値電圧	$V_{th(on)}$	$U_P, V_P, W_P - V_{NC}$	—	1.70	2.35	V
2. 入力オフしきい値電圧	$V_{th(off)}$	$U_N, V_N, W_N - V_{NC}$ 端子間	0.70	1.20	—	
3. 入力しきい値ヒステリシス電圧	$V_{th(hys)}$		0.25	0.50	—	

SOIPMには、許容最小入力パルス幅の規定があります。規定以下のパルス幅の入力信号には反応しない可能性があります。詳細は、各製品のデータシートを参照ください。



注) 入力の RC カップリングは、応用システムに使われる PWM 制御入力方式、
 入力配線パターンにより変わります。
 SOIPIM 入力信号部は IC 内部で 3.3kΩ(min)の抵抗プルダウンを行って
 います。入力信号ラインに抵抗を挿入される場合は、SOIPIM の入力しきい値
 を満足する設定としてください。

図 3-1-6 入力端子接続例

(2) Fo 端子部内部回路構成

Fo 端子はオープンドレインです。外部 I/F 系の電源(5V 系電源など)へプルアップしてください。(図 3-1-6)
 図 3-1-7 に Fo 端子の V-I 特性(代表例)を示します。Fo 信号のシンク電流の最大定格は 1mA です。

表 3-1-2 Fo 信号電気的特性

項目	記号	条件	最小値	標準値	最大値	単位
エラー出力電圧	V _{FOH}	V _{SC} =0V, Fo=10kΩ 5V プルアップ	4.9	—	—	V
	V _{FOL}	V _{SC} =1V, I _{FO} =1mA	—	—	0.95	V

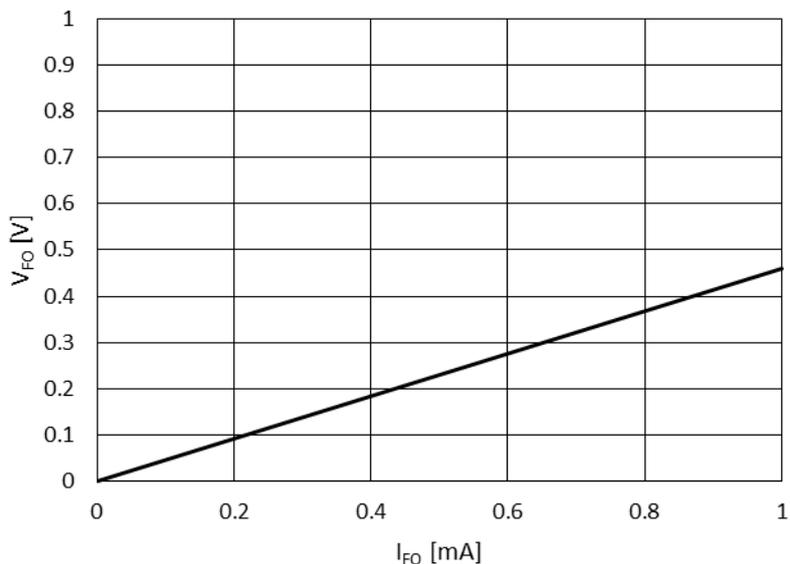


図 3-1-7 Fo 端子の V-I 特性(V_D=15V, T_j=25°C, 代表例)

3. 1. 6 スナバコンデンサの接続

サージ電圧による耐電圧破壊を防止するために、平滑コンデンサと SOIPM のP端子及び N1 点(シャント抵抗端子)間の配線はできるだけ短くしてください。また、0.1~0.22 μ F/630V 程度の C スナバを SOIPM の直近に挿入してください。

図 3-1-8 のように、スナバコンデンサの挿入位置として(1)と(2)が考えられます。サージ電圧を最大限に除去するためにはスナバコンデンサを(2)の位置に設置する必要がありますが、シャント抵抗にはスナバコンデンサを通して充放電電流(配線インダクタンスとスナバコンデンサの共振電流)が流れます。配線インダクタンスが大きい場合、この充放電電流で短絡保護回路が動作する場合がありますので注意が必要です。

シャント抵抗の外((1)の位置)にスナバコンデンサを設置する場合は、サージ電圧を最大限に除去するために A の配線を短くし、(3)のように設置することをご検討ください。

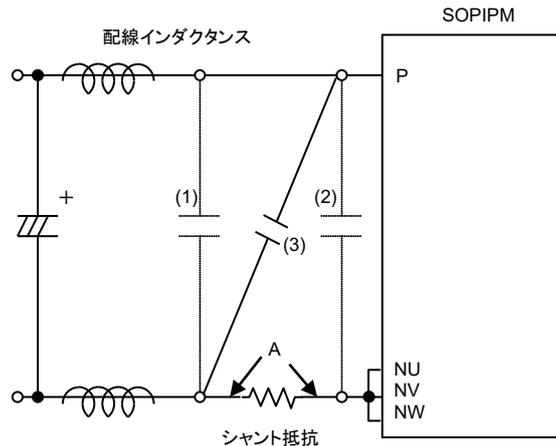


図 3-1-8 スナバ接続回路

3. 1. 7 外部シャント抵抗周辺回路の接続

SOIPM の短絡保護機能を利用するためには、SOIPM の外部に電流検出用のシャント抵抗が必要です。SOIPM とシャント抵抗の配線が長くなりますと、配線パターンのインダクタンスによって、サージが発生し、SOIPM 内部の IC を破壊することがあります。

SOIPM とシャント抵抗間の配線パターンは、配線インダクタンスが小さくなるよう、極力短く配線してください。また、シャント抵抗は、リード端子のない面実装タイプなどインダクタンスが小さいものを推奨します。

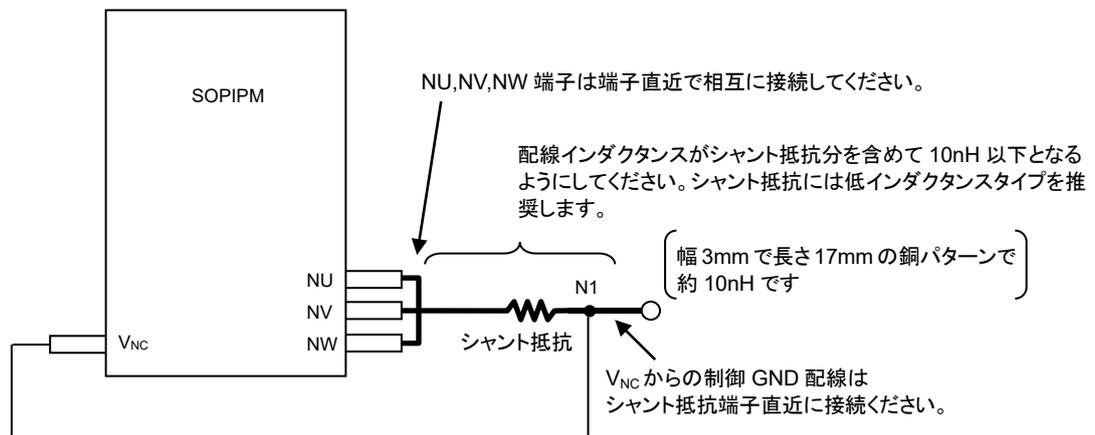


図 3-1-9 シャント抵抗周辺配線(1シャント抵抗使用時)

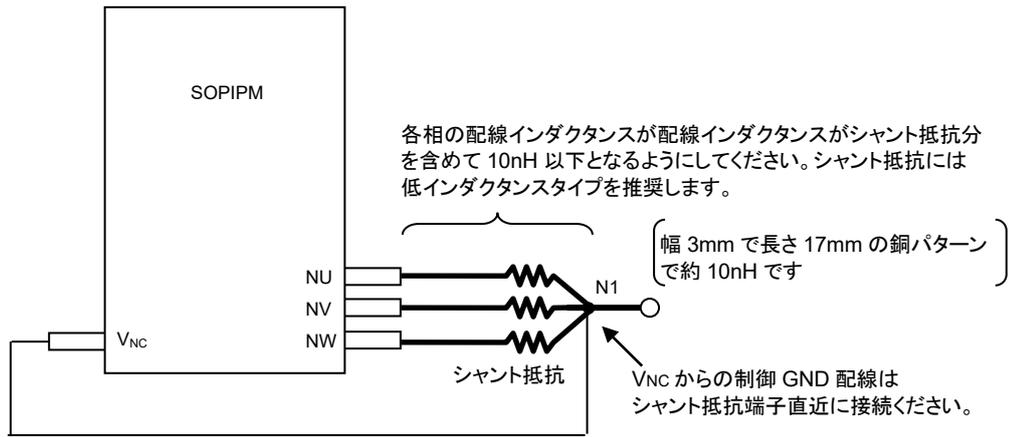


図 3-1-10 シャント抵抗周辺配線(3シャント抵抗使用時)

外部シャント抵抗周辺の配線は、その配線インダクタンスによって SOIPM の動作にさまざまな影響を与えます。極力短く設計し、配線インダクタンスを抑えるようにしてください。

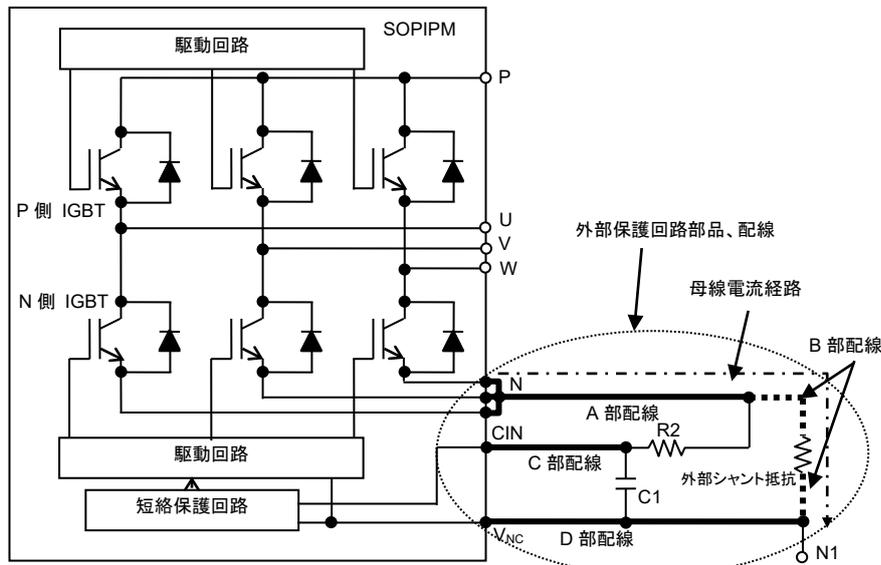


図 3-1-11 シャント抵抗周辺配線と配線の影響

(1) A 部配線パターンの影響

N 側 IGBT ゲートは V_{NC} 基準で動作します。図 3-1-11 中の A 部配線パターンが長いと、IGBT のスイッチング時に A 部配線インダクタンスによる電圧変動が発生し、IGBT のエミッタ電位を変動させ異常動作する要因となります。外部シャント抵抗は、配線インダクタンスが 10nH 以下となるように極力 N 端子近傍に設置してください。

(2) B 部配線パターンの影響

B 部配線は短絡保護レベルに影響を与えます。短絡保護は $CIN - V_{NC}$ 間に発生する電圧 (typ. 0.48V) で動作します。B 部配線が長いと、この配線インダクタンスにより発生するサージ電圧により、短絡保護レベルが低下します。 CIN , V_{NC} は、B 部配線を含めないように外部シャント抵抗の両端に接続してください。

(3) C 部配線パターンの影響

外部シャント抵抗に発生するノイズを除去するために、 $R2C1$ フィルタ回路を接続しますが、C 部配線が長いと、フィルタ効果が小さくなり、誘導ノイズを受けやすくなります。 $R2C1$ フィルタは CIN , V_{NC} 端子近傍に設置してください。

(4) D 部配線パターンの影響

(1)~(3)までの項目すべてに影響があります。GND 配線は極力短くする必要があります。

3. 1. 8 PCB 設計時の注意点について

SOIPM シリーズ用の PCB パターンを設計される上でパターン上の主な注意点を図 3-1-12 に示します。

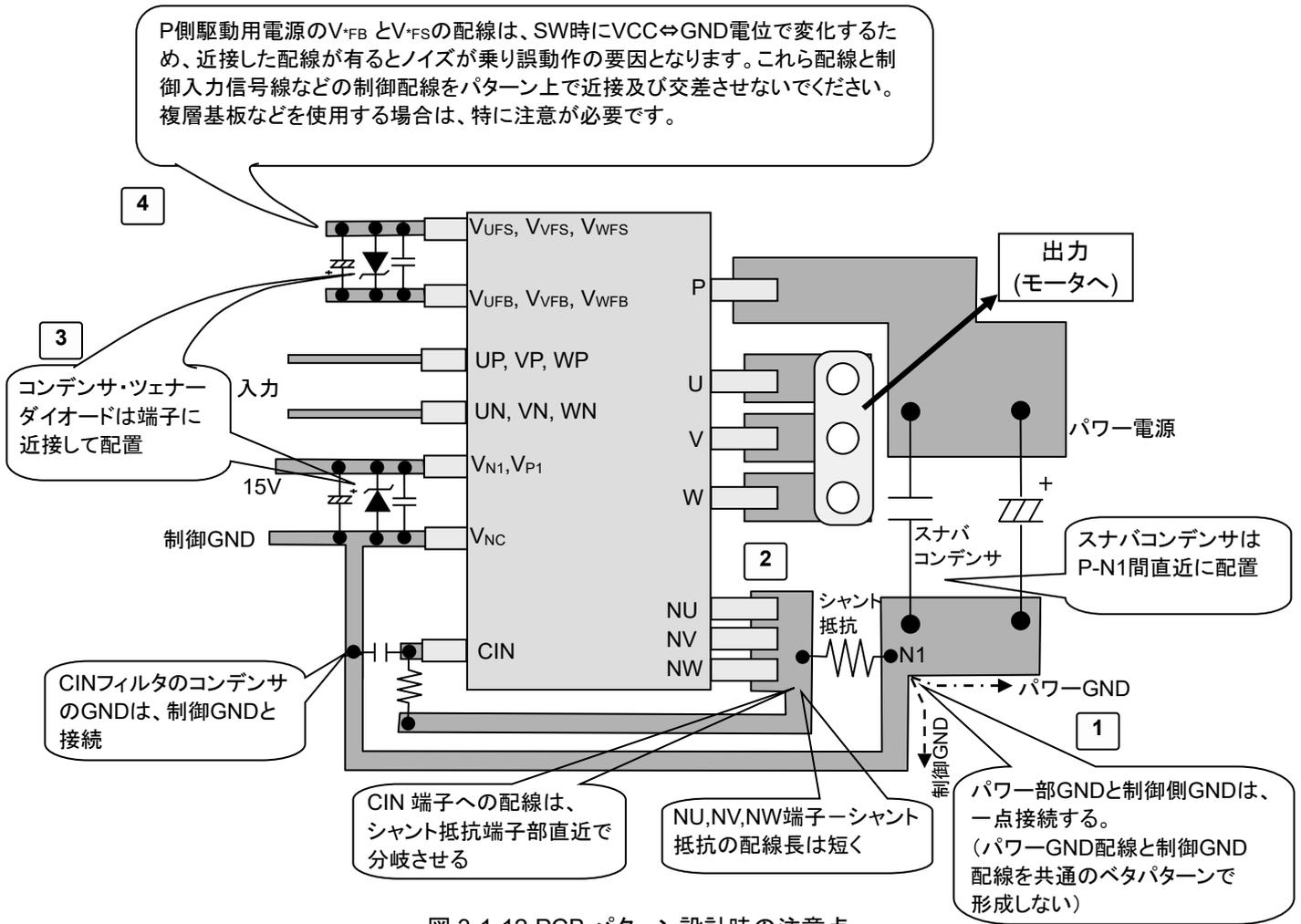


図 3-1-12 PCB パターン設計時の注意点

PCB パターンにおけるトラブル事例

	パターン事例	トラブル発生事例
1	パワーGNDと制御GNDがオーバーラップして配線	パワーGNDに流れる不連続な大電流による di/dt と配線の寄生インダクタンスによって生じるサージが、制御GNDに伝搬して制御GNDレベルが変動し、同GNDを基準としている入力端子に誤信号が入りIGBTが誤オンしてアーム短絡発生。
	GND配線にループあり	GNDループに迷走電流が流れることでGND電位変動が発生し、入力端子に誤信号が入りIGBTが誤オンしてアーム短絡発生。
2	N端子-N1間配線が長い	配線が長いことにより寄生インダクタンスが大きくなり、スイッチングによって発生する di/dt によりサージが発生し、以下のようなトラブルが発生。 <ul style="list-style-type: none"> ・VS電位(出力端子電位)の低下によるHVIC誤動作の発生 ・LVICの過電圧破壊の発生
3	コンデンサ・ツェナーダイオードが無し、或いは位置が端子から離れている	制御ICの過電圧破壊や誤動作の発生。
4	P側駆動電源配線と入力配線が近接・平行に配線	P側駆動用電源配線とSOIPMへの制御入力配線間の浮遊容量を通してクロストークノイズが伝搬し、入力端子に誤信号が入りIGBTが誤オンしてアーム短絡が発生。

SOIPM シリーズ アプリケーションノート

3. 1. 9 SOA(スイッチング時、短絡時)

SOIPM の SOA について下記に示します。(規定はしていません)

- V_{CES} : SOIPM 内部の IGBT のコレクターエミッタ間電圧の最大定格
- V_{CC} : P-N 間電源電圧
- $V_{CC(surge)}$: V_{CC} に、P-N 電源間につながる電解コンデンサと IPM の P-N 間の配線インダクタンスにより発生するサージ電圧を加えた電圧を表します。
- $V_{CC(prot)}$: 自己保護可能な P-N 間電源電圧を表します。

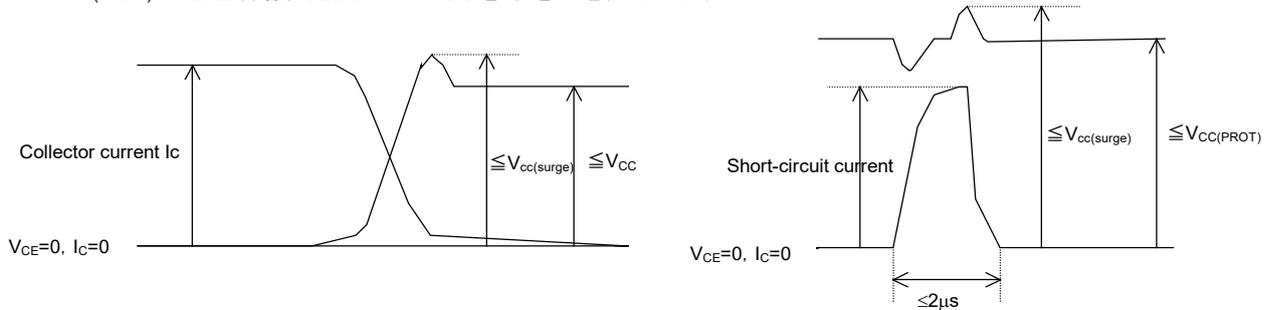


図 3-1-13 スwitching、短絡時の SOA

スイッチングターンオフ時

V_{CES} は SOIPM に搭載される IGBT の耐圧 600V を示しています。この値より、SOIPM 内の配線インダクタンスで発生するサージ電圧(マージン等考慮し 100V 以下)を引いたものがサージ込みの定格 $V_{CC(surge)}=500V$ となります。さらに、P-N 電源間に接続される電解コンデンサと IPM の P-N 間の配線インダクタンスにより発生するサージ電圧 (50V 以下) を引いたものが、定常時の定格の $V_{CC}=450V$ となります。

短絡時

V_{CES} は SOIPM に搭載される IGBT の耐圧 600V を示しています。この値より、SOIPM 内の配線インダクタンスで発生するサージ電圧(マージン等考慮し 100V 以下)を引いたものがサージ込みの定格 $V_{CC(surge)}=500V$ となります。さらに、P-N 電源間に接続される電解コンデンサと SOIPM の間の配線インダクタンスにより発生するサージ電圧 (100V 以下) を引いたものが短絡時の定格 $V_{CC}=400V$ となります。

3. 1. 10 短絡 SOA

図3-1-14に短絡SOAカーブ(代表例)を示します。

条件: $V_{CC}=400V$ 、 $T_j=125^\circ C$ スタート、非繰り返し、 $V_{CES} \le 600V$ 、 $V_{CC(surge)}=500V$ (サージ電圧含む)、負荷短絡(2m 負荷)

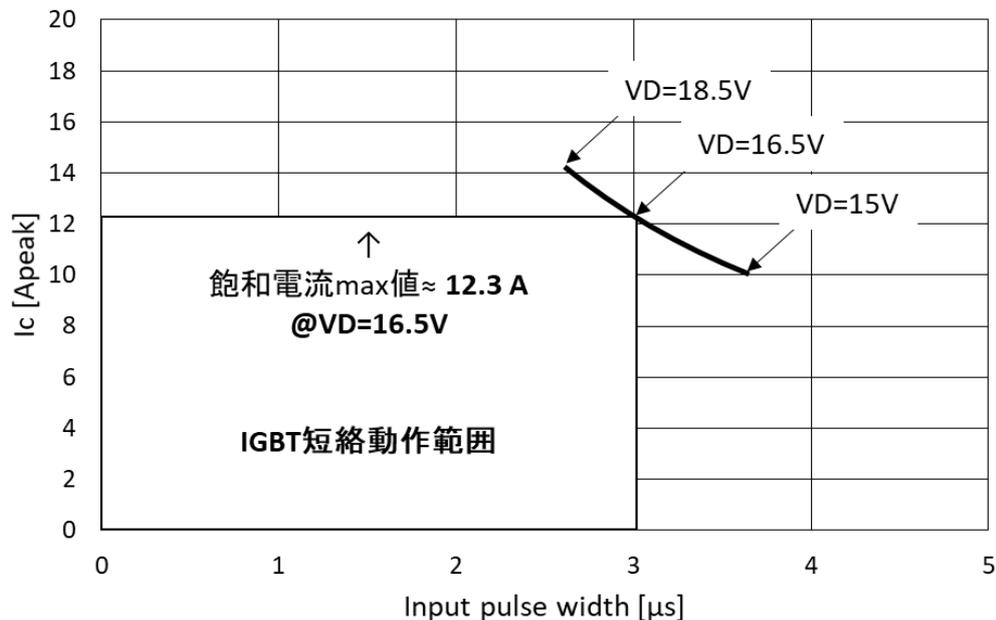


図 3-1-14 SP2SK の短絡 SOA カーブ(代表例)

3. 1. 11 動作寿命について

SOIPM の動作時は、IGBT の接合温度変化(ΔT_j)が繰り返し発生します。この ΔT_j と温度変化のサイクル数は、デバイスの寿命に影響を及ぼします。図 3-1-15 に IGBT の ΔT_j とサイクル数の寿命カーブを示します。

($\Delta T_j=46, 88, 98K$ の 3 ポイントで実施したデータであり、それぞれの故障率 0.1, 1, 10%の点を回帰直線で表したものです。)

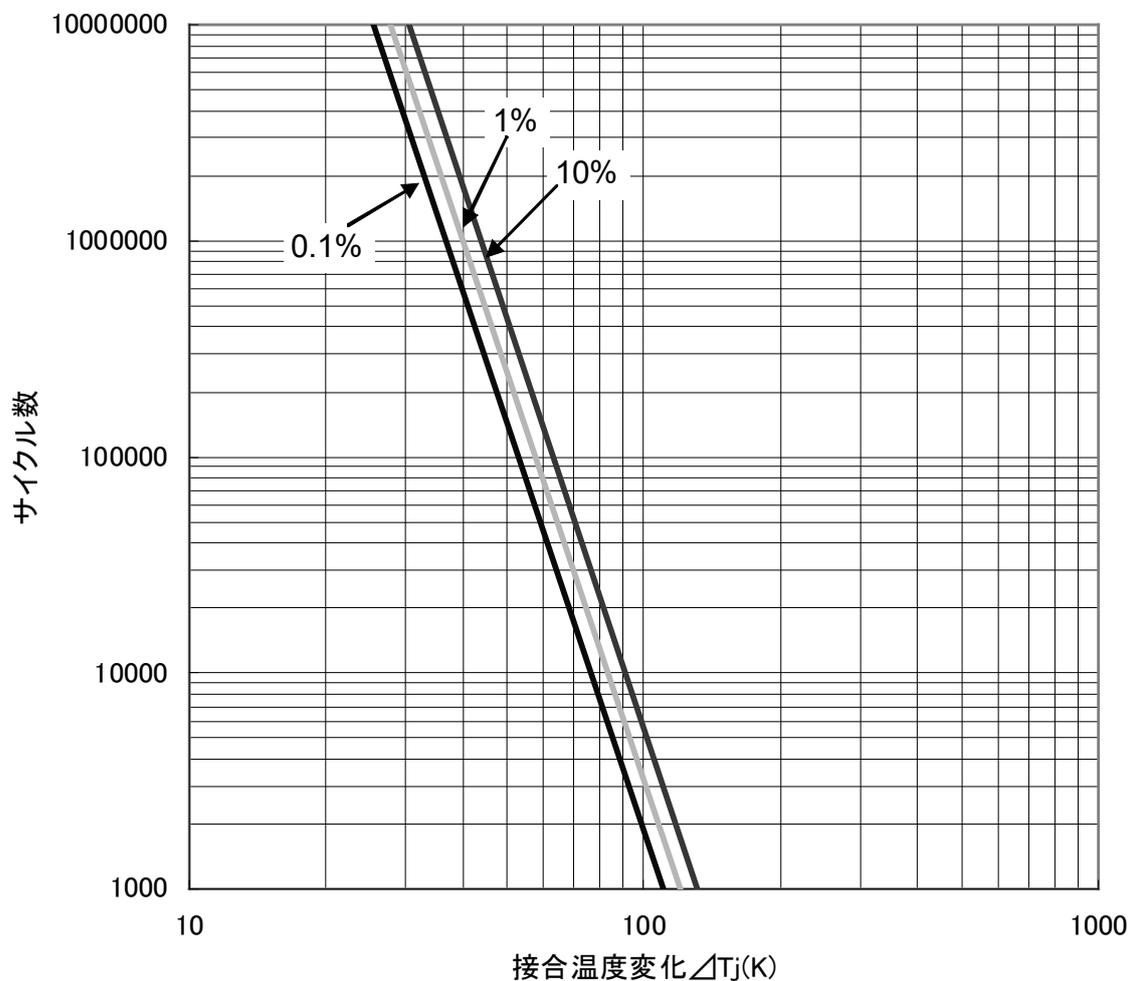


図 3-1-15 SOIPM の寿命カーブ

3. 2 損失と放熱設計

3. 2. 1 損失計算方法(例)

平均電力損失簡易計算式について

SOIPMは、IGBTとDiを一体化したRC-IGBTを搭載していますので、温度上昇検討時にはIGBT部及びDi部の双方の損失を合算して考慮する必要があります。

●適用範囲

VVVF インバータへの応用に際してパワー素子を選定(比較)するための、通常動作時の総合損失の算出が可能です。装置の熱設計(限界設計)には適用できません。

● 仮定条件

- ① 正弦波電流出力 PWM 制御 VVVF インバータ
- ② 正弦波・三角波比較による PWM 信号発生
- ③ PWM 信号のデューティ振幅は $\frac{1-D}{2} \sim \frac{1+D}{2}$ (%/100) で変化 D: 変調率
- ④ 出力電流にはリップルがなく $I_{cp} \cdot \sin x$ が流れる
- ⑤ 出力電流に対する負荷力率は $\cos\theta$ 、スイッチングに対する負荷は純インダクタンス

● 式の算出

PWM 信号のデューティ変化は、位相 x に対して $\frac{1+D \times \sin x}{2}$ となり、これが出力電圧変化に相当しますから、出力電流と電圧の関係を示す力率 $\cos\theta$ により、出力電流の任意の位相 x での出力電流と PWM デューティは、

$$Output\ current = I_{cp} \times \sin x$$

$$PWM\ Duty = \frac{1+D \times \sin(x+\theta)}{2}$$

従って、位相 x での $V_{CE(sat)}$ と V_{EC} は

$$V_{ce(sat)} = V_{ce(sat)}(@ I_{cp} \times \sin x)$$

$$V_{ec} = (-1) \times V_{ec}(@ I_{cp}(= I_{cp}) \times \sin x)$$

以上から、トランジスタの静損失は、

$$\frac{1}{2\pi} \int_0^\pi (I_{cp} \times \sin x) \times V_{ce(sat)}(@ I_{cp} \times \sin x) \times \frac{1+D \sin(x+\theta)}{2} \bullet dx$$

同様にフリーホイールダイオードの静損失は、

$$\frac{1}{2\pi} \int_\pi^{2\pi} ((-1) \times I_{cp} \times \sin x) \times (-1) \times V_{ec}(@ I_{cp} \times \sin x) \times \frac{1+D \sin(x+\theta)}{2} \bullet dx$$

一方、トランジスタの動損失は PWM デューティに依りませんので

$$\frac{1}{2\pi} \int_0^\pi (P_{sw(on)}(@ I_{cp} \times \sin x) + P_{sw(off)}(@ I_{cp} \times \sin x)) \times fc \bullet dx$$

またフリーホイールダイオードの動損失は、図 3-2-1 のように理想化すると

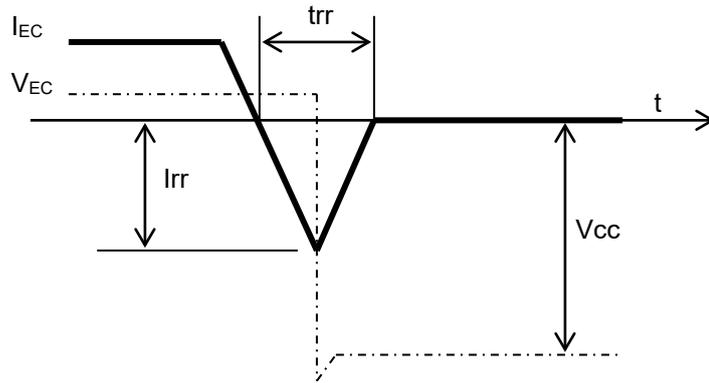


図 3-2-1 FWD の動損失

$$P_{sw} = \frac{I_{rr} \times V_{cc} \times t_{rr}}{4}$$

リカバリーが発生するのは、出力電流周期の半分であり、動損失は、

$$\begin{aligned} & \frac{1}{2} \int_{\pi}^{2\pi} \frac{I_{rr}(@ I_{cp} \times \sin x) \times V_{cc} \times t_{rr}(@ I_{cp} \times \sin x)}{4} \times fc \cdot dx \\ & = \frac{1}{8} \int_{\rho}^{2\pi} I_{rr}(@ I_{cp} \times \sin x) \times V_{cc} \times t_{rr}(@ I_{cp} \times \sin x) \times fc \cdot dx \end{aligned}$$

● インバータへの応用の際の一般的な注意点

- ・出力電流 1 周期分を多数分割し、各点における実際の「PWM デューティ」、「出力電流」、「その電流における $V_{CE(sat)}$ 、 V_{EC} 、 P_{sw} 」に基づいて計算し加算する必要があります。
- ・PWM デューティは信号の発生方法に依存します。
- ・出力電流波形や出力電流と PWM デューティの関係は信号の発生方法、負荷、その他の種々の要因に依存しますので、実波形を基にします。
- ・ $V_{CE(sat)}$ は $T_j=125^{\circ}C$ の値を使用します。
- ・ P_{sw} は $T_j=125^{\circ}C$ ハーフブリッジ動作時の値を使用します。

3. 2. 2 放熱ヒートシンクレス時の許容電流の考え方

放熱ヒートシンクを使用しない場合には、モジュールの総損失と接合-周囲間熱抵抗 $R_{th(j-a)}$ を用いて、接合温度の上昇を計算します。そのため許容損失は周囲温度によって制限されます。

例えば SP2SK(2A/600V)を周囲温度 $T_a=60^\circ\text{C}$ で使用する場合は、下記式で計算できます。

$$\text{許容損失}=(125^\circ\text{C}-60^\circ\text{C})/31\text{K/W}=2.09\text{W} \quad (T_{j\text{max}}:\text{推奨最大接合温度 } 125^\circ\text{C}, R_{th(j-a)}=31\text{K/W}(\text{規格値}))$$

許容損失を算出することで、出力可能電流が決まります。

表 3-2-1 にキャリア周波数 $f_c=20\text{kHz}$ の場合の許容出力電流の計算例を示します。

表 3-2-1 変調方式毎の周囲温度と許容出力電流 SP2SK (代表例)

(条件: $V_{CC}=300\text{V}$, $V_o=184\text{Vrms}$, $V_D=V_{DB}=15\text{V}$, $P.F=0.8$, 特性 125°C 時 Typ 値, $f_o=60\text{Hz}$, $f_c=20\text{kHz}$, $R_{th(j-a)}=31\text{K/W}$, $T_a=60^\circ\text{C}$ 及び 75°C)

変調方式	$T_a=60^\circ\text{C}$ (許容損失=2.09W)	$T_a=75^\circ\text{C}$ (許容損失=1.61W)
三相変調	0.21Arms	0.14Arms
SVPWM	0.21Arms	0.13Arms
二相変調	0.32Arms	0.23Arms
二相変調(II)	0.30Arms	0.21Arms

接合-周囲温度間の熱抵抗 $R_{th(j-a)}$ は基板パターンなど条件によって変化します。

出力電流-総損失につきましては、3. 2. 4項を参照ください。

3. 2. 3 放熱ヒートシンク使用時の許容電流の考え方

代表特性を元に損失計算を行い、許容出力電流を計算した結果を実効電流 I_o とキャリア周波数特性(代表例)として図 3-2-2 に示します。放熱ヒートシンク有りの場合は接合-ケース間熱抵抗 $R_{th(j-c)}$ を使用して計算します。

条件: $V_{CC}=300\text{V}$, $V_o=184\text{Vrms}$, $V_D=V_{DB}=15\text{V}$, $P.F=0.8$, 125°C 時特性 Typ 値, $T_j=125^\circ\text{C}$, $T_c=100^\circ\text{C}$
 $R_{th(j-c)}$ =規格 max., 三相変調 正弦波制御, $f_o=60\text{Hz}$

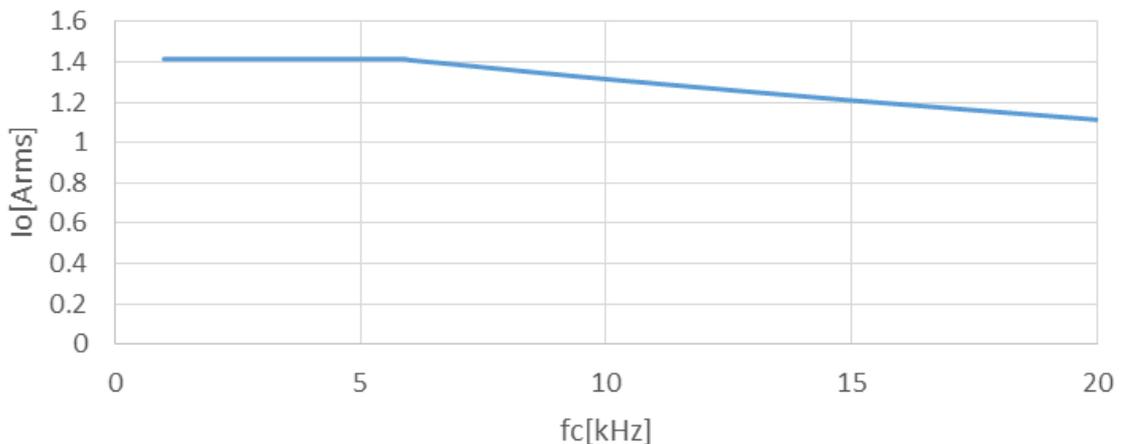


図 3-2-2 SP2SK キャリア周波数-実効電流特性(代表例)

図 3-2-2 の特性(計算値代表例)は、ケース温度 $T_c=100^\circ\text{C}$ でインバータ動作した場合に、IGBT の接合温度 T_j が、安全動作させるための推奨平均動作接合温度 125°C 以下となる許容実効電流値 I_o を表しています。

この特性は、制御方式等で変わります。また、定格以上の電流は、連続して流さないようにしてください。

3. 2. 4 出力電流-モジュール総ロスのキャリア周波数依存性

図 3-2-3~6 に SP2SK の変調方式毎の出力電流-モジュール総損失のキャリア周波数依存性の計算結果(代表例)を示します。

条件: $V_{CC}=300V$, $V_o=184V_{rms}$, $V_D=V_{DB}=15V$, $P.F=0.8$, $M=1$, $f_o=60Hz$, $f_c=5\sim 20kHz$, 特性 $125^{\circ}C$ 時 Typ 値

(1) 三相変調方式

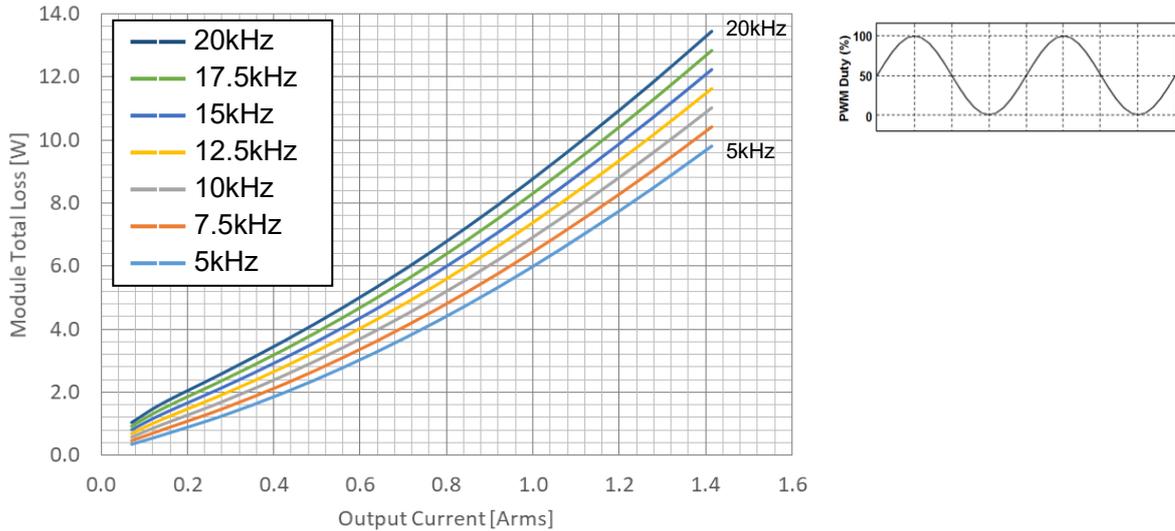


図 3-2-3 インバータ動作時ロスと出力電流の関係 (三相変調制御)

(2) SVPWM 方式

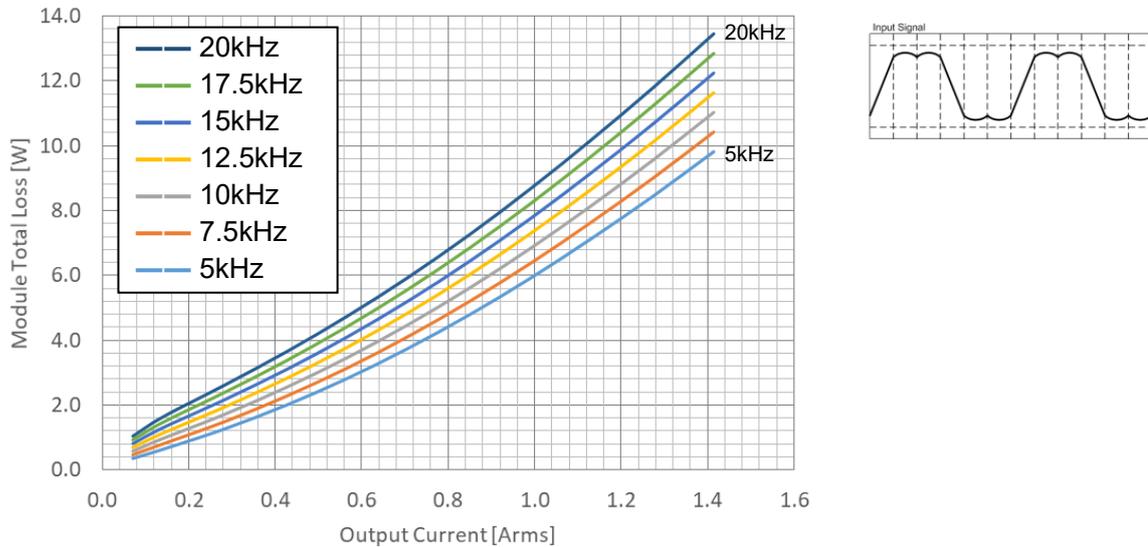


図 3-2-4 インバータ動作時ロスと出力電流の関係 (SVPWM)

(3) 二相変調方式

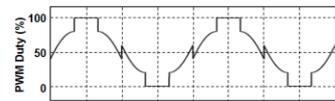
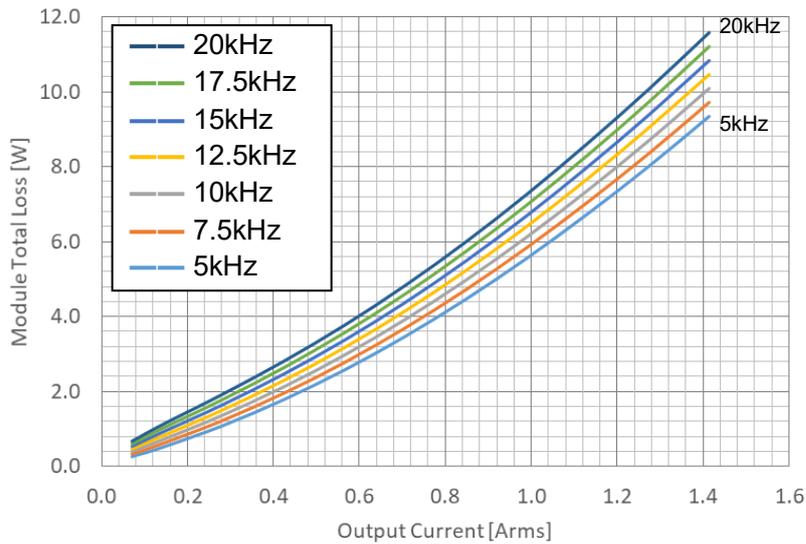


図 3-2-5 インバータ動作時ロスと出力電流の関係 (二相変調制御)

(4) 二相変調(II)方式

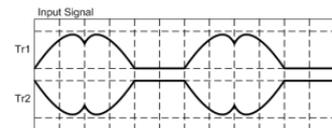
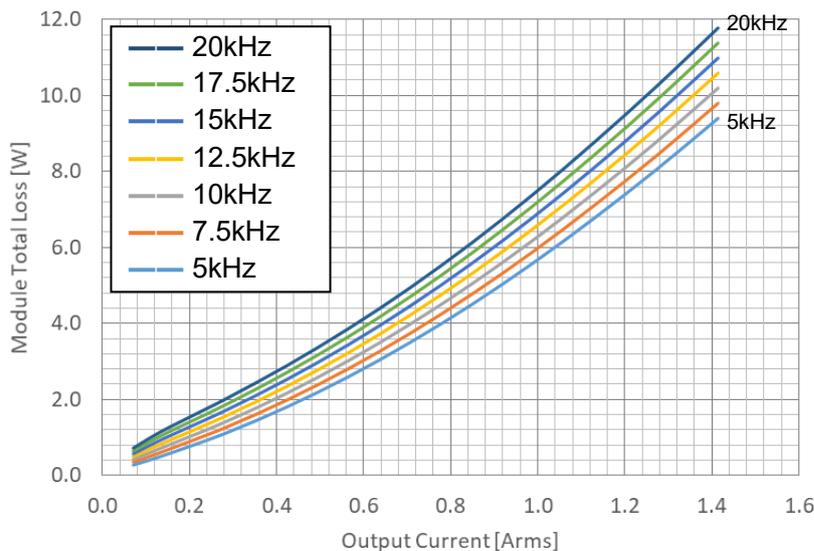


図 3-2-6 インバータ動作時ロスと出力電流の関係 (二相変調(II))

3. 2. 5 ケース温度測定について(例)

放熱ヒートシンクを用いる場合には、SOIPM のケース温度 T_c の温度上昇を確認する必要があります。
SOIPM のケース温度測定位置および放熱ヒートシンクへの熱電対取り付け方法以下に示します。

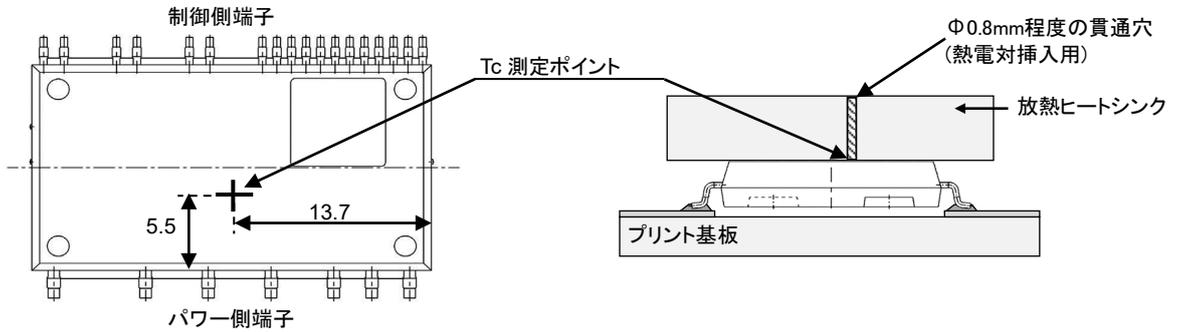


図 3-2-7 放熱ヒートシンクへの熱電対取り付け位置

図 3-2-8 に熱電対の取り付け方法(例)を示します。 T_c 測定箇所にて熱電対取り付け用の穴を開けた後、熱電対を挿入し周囲をセンターポンチで打ち、かします。熱電対をかした後、ヒートシンクのサンプル取り付け面をサンドペーパーで磨き平らになるようにしてください。

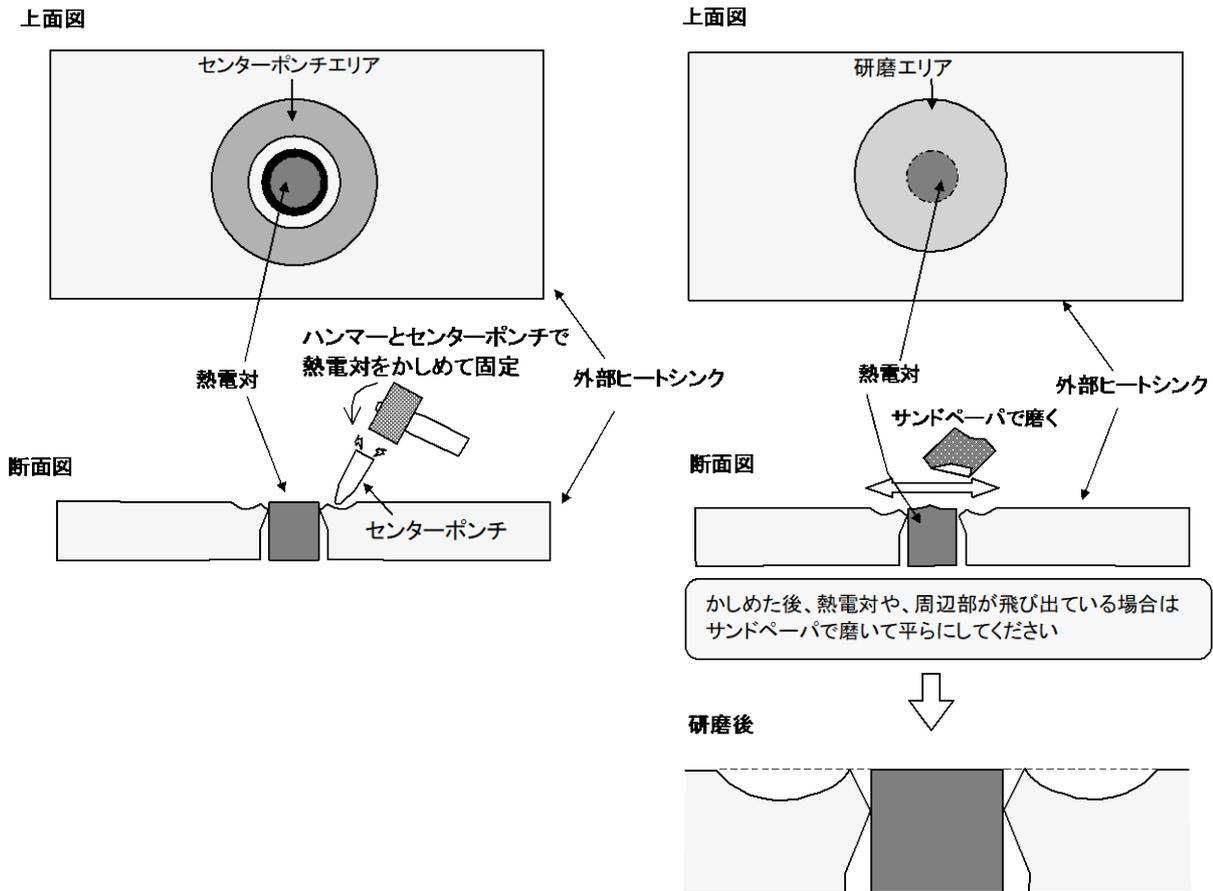


図 3-2-8 熱電対取り付け方法(例)

3.3 ノイズ・静電気耐量

3.3.1 測定回路

SOIPMでのノイズ試験に関して、測定回路、条件を下記します。±2.0kV以上の耐量を確認しています。ノイズ耐量は、ノイズ試験の環境、制御基板配線パターン、部品配置等に大きく依存しますので実システムでの確認を行ってください。

測定回路

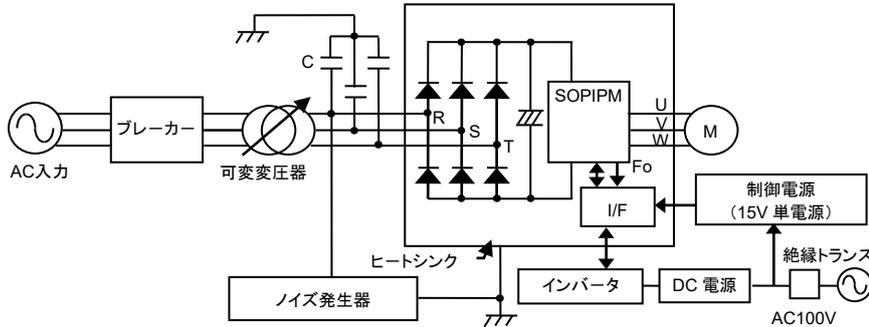


図 3-3-1 ノイズ試験回路

15V 単電源方式、モータは IM で実施、マイコンからの PWM 信号はフォトカプラ入力

C1: AC ラインコモンモードフィルタ4700pF

測定条件

$V_{CC}=300V$, $V_D=15V$, $T_a=25^\circ C$ 、無負荷

ノイズ印加方法: AC ライン(R, S, T)より印加 周期 $T=16ms$ 、時間幅 $tw=0.05\sim 1\mu s$ 、Random 入力

3.3.2 対策と注意事項

SOIPM は、設計時に内部配線の最適化による低インダクタンス化、絶縁構造の最適化による漏れ電流の低減を行うことで、部品を削減しノイズ耐量を確保していますが、回路パターンなどによって制御部にノイズが回り込み短絡や短絡保護の誤動作が発生する場合があります。その場合には、図 3-3-2 のような対策をご検討ください。

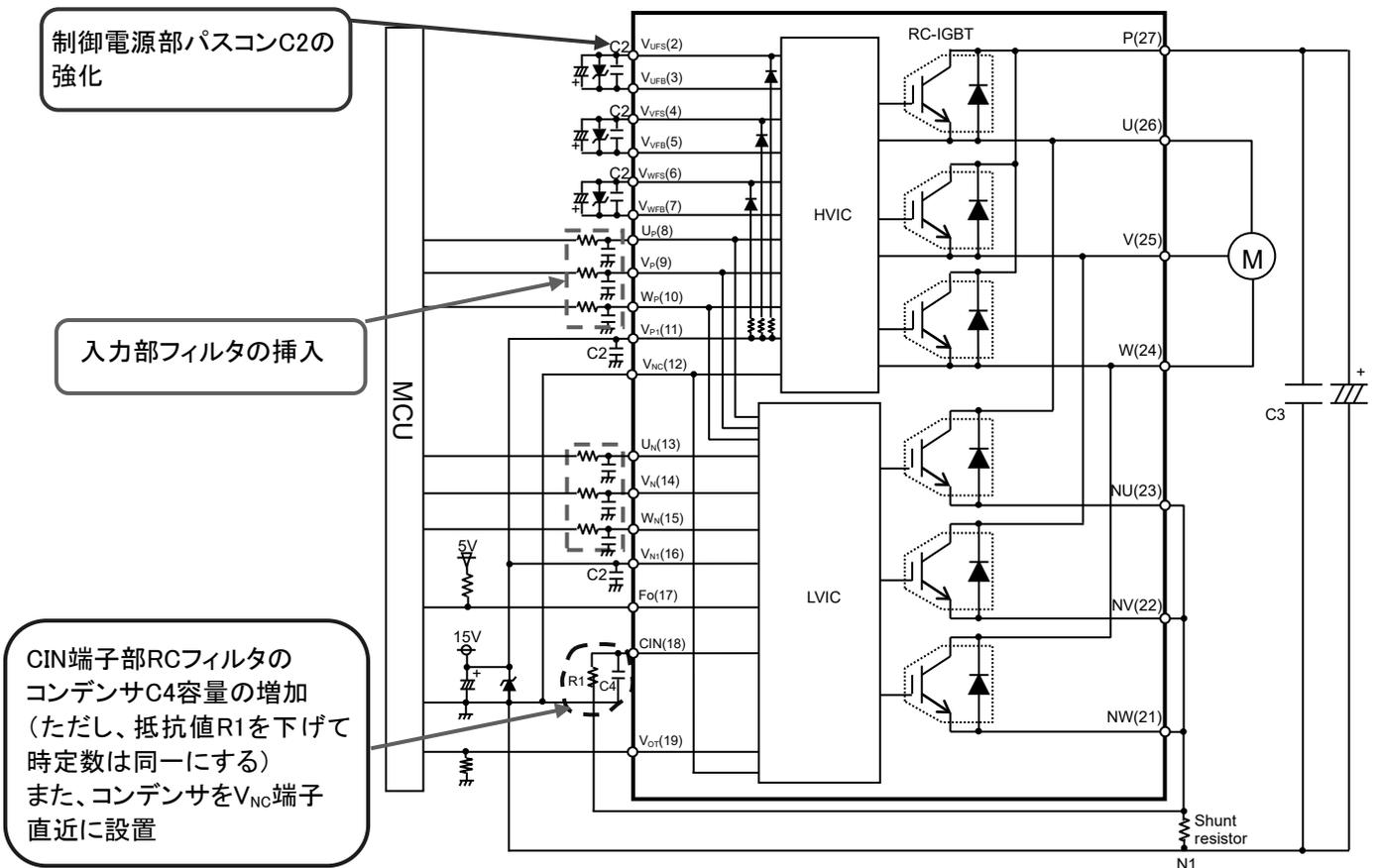


図 3-3-2 ノイズ誤動作時対策案

3.3.3 静電気耐量について

HBM 法につきまして、条件を下記します。各端子とも±1kV 以上の実力値を確認しています。

各端子-V_{NC} or N 端子間に正・負の電圧を 1 回印加し、印加前後の端子の V-I 特性の変化を確認しています。測定回路を図 3-3-3、4 に示します。R=1.5kΩ, C=100pF です。

0.1V 刻みで測定を繰り返し、静電気耐量の実力値を確認しています(装置限界:4.0kV)。破壊有無は、静電気サージ印加端子の V-I 特性にて確認しています。

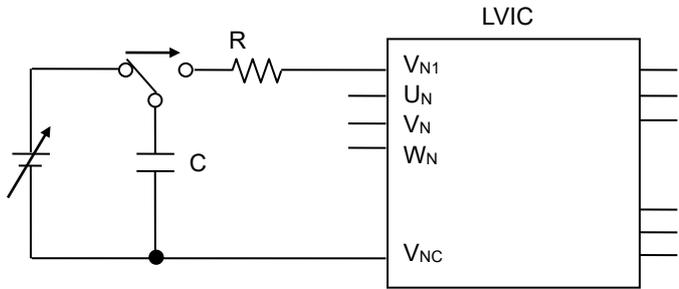


図 3-3-3 静電気耐量評価回路例(V_{N1} 端子評価時)

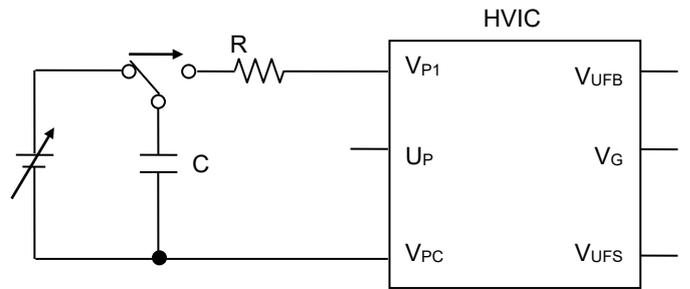


図 3-3-4 静電気耐量評価回路例(V_{P1} 端子評価時)

第4章 ブートストラップ回路動作

4.1 ブートストラップ回路動作

SOIPM では、ブートストラップ回路を用いたフローティング電源により、通常のインバータ回路駆動時に必要な 4 つの独立電源(P 側 IGBT 駆動用 3 相分+N 側 IGBT 駆動用)を N 側駆動用制御電源 1 つで動作させることができます。

ブートストラップ回路は、図 4-1-1 に示すとおりブートストラップダイオード(以下 BSD)とブートストラップコンデンサ(以下 BSC)、電流制限抵抗で構成されます。(SOIPM シリーズは、BSD と制限抵抗を内蔵しており、BSC を外付けすることでブートストラップ回路を構成可能です。)

P 側 IGBT の駆動に BSC を電源として使用し、P 側 IGBT オン時のゲートチャージ及び、P 側 IGBT の駆動 IC 内ロジック回路へ回路電流を供給します。(図 4-1-2 コンデンサが電源の代わりであるため、その電流供給能力には制限があり、ブートストラップ回路による P 側駆動は、消費電流が比較的小さい DIPIPM シリーズや SOIPM シリーズに特に適した方法です。)

回路駆動により消費された電荷は、インバータ動作中に各相の出力端子(U 端子など)の電位が GND レベル付近まで下がることで、N 側 15V 制御電源から制限抵抗、BSD を通して、コンデンサに充電されます。

ただし、P 側素子の SW シーケンス、BSC の容量など使用条件によっては、必要な電荷量に対して十分な充電が行われず、BSC の電位が電源電圧低下(UV)保護レベル以下に低下し、P 側 IGBT の SW 停止やゲート電圧(コンデンサ電圧)の低下による P 側 IGBT の損失増加につながりますので、コンデンサの容量など回路定数の設定時には十分な検討、評価が必要です。ブートストラップ回路による駆動についての詳細は、アプリケーションノートの『DIPIPM ブートストラップ回路設計の手引き』を参照ください。

以下に、SOIPM シリーズの搭載の BSD の特性及び、P 側 IGBT 駆動部時の消費電流特性を示します。

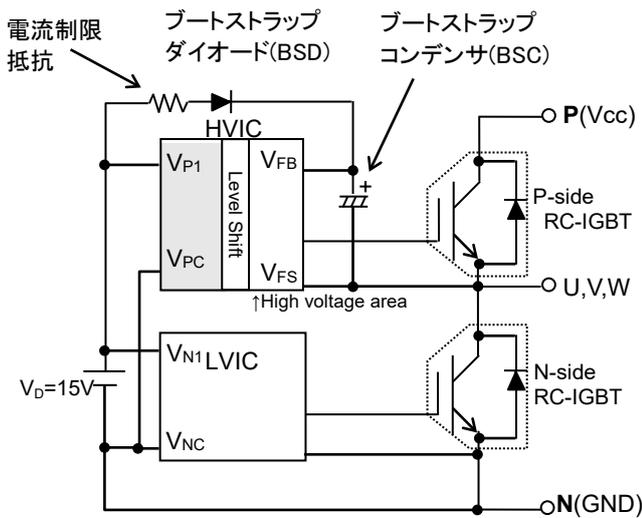
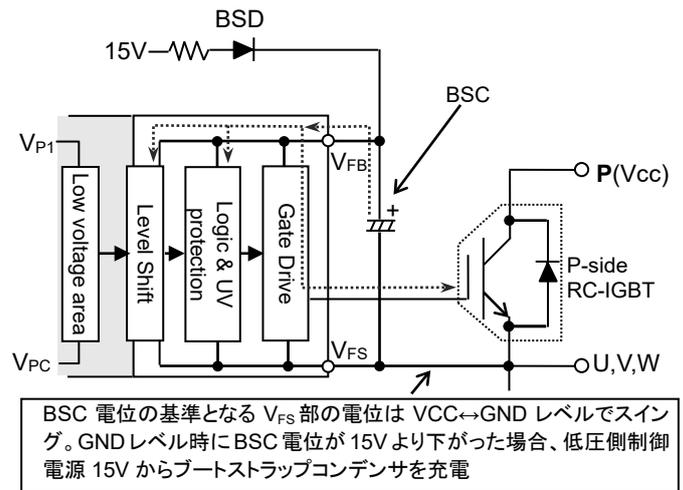


図 4-1-1 ブートストラップ回路



BSC 電位の基準となる V_{FS} 部の電位は $V_{CC} \leftrightarrow GND$ レベルでスイング。GND レベル時に BSC 電位が 15V より下がった場合、低圧側制御電源 15V からブートストラップコンデンサを充電

図 4-1-2 ブートストラップ回路

4. 2 ブートストラップ電源回路電流

本製品の定常状態におけるブートストラップ電源の回路電流は、最大 0.1mA です。しかし、PWM 制御時などスイッチング時には、IGBT 駆動のためゲートの充放電が繰り返されるため、回路電流はキャリア周波数に比例して増加し、定常状態の 0.1mA を超えます。

図 4-2-1 に SP2SK の I_{DB} が大きくなる高温時の回路電流 I_{DB} -キャリア周波数特性を示します。(代表例)

条件: $V_D=V_{DB}=15V$, $V_{CC}=450V$, $T_j=125^\circ C$

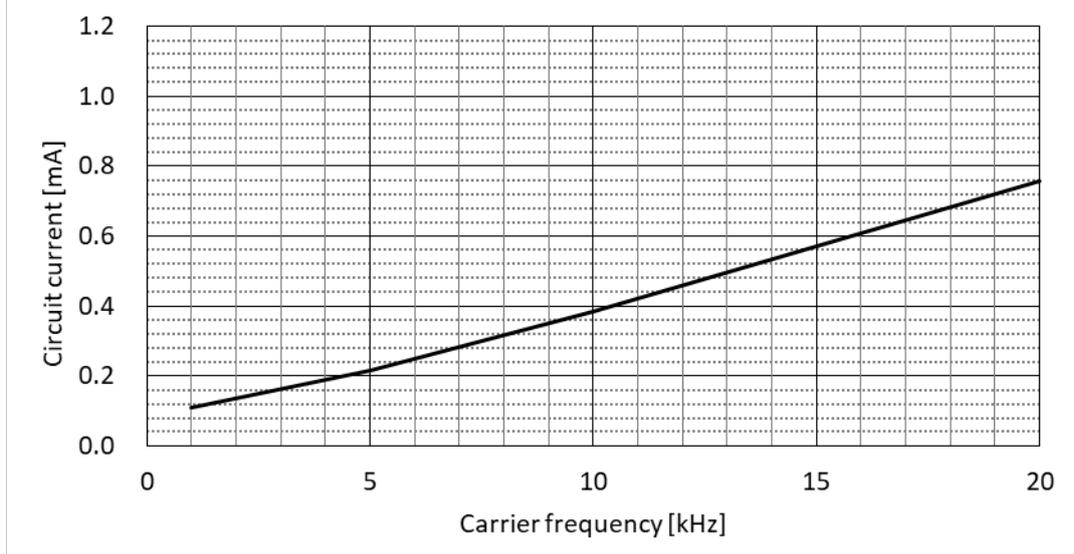


図 4-2-1 I_{DB} vs. キャリア周波数特性 (SP2SK)

4. 3 ブートストラップ回路定数設定時の注意点

ブートストラップ回路の各定数の検討時には、各素子の温度特性、寿命による変化、ばらつきなどを考慮した上で設計願います。ブートストラップ回路の動作については、アプリケーションノートの『DIPIPM ブートストラップ回路設計の手引き』も参照ください。各素子の選定において注意いただきたい点について以下に挙げます。

(1) ブートストラップコンデンサ

BSC には、電解コンデンサが一般的に使用されていますが、近年、大容量のセラミックコンデンサも使用されつつあります。しかし、電解コンデンサとは異なり、セラミックコンデンサは、DC バイアス特性(DC 電圧印加時の容量特性)により容量が大きく低下するものがありますので注意が必要です。表 4-3-1 に電解コンデンサとセラミックコンデンサの一般的な特性例を示します。

表 4-3-1 コンデンサ静電容量の各特性例

	電解コンデンサ	大容量セラミックコンデンサ
温度特性 (T_a : -20~85°C)	アルミ電解コンデンサ: 低温: -10% 高温: +10%程度 導電性高分子アルミ固体タイプ: 低温: -5% 高温: +10%程度	B, X5R, X7R など温度特性ランクにより異なる。 低温: -5%~0%程度 高温: -5%~-10%程度
DC バイアス特性 (DC15V 印加時)	定格電圧内であればほぼ変化無し	サイズ、温度特性、定格電圧により異なる。 -70%~-15%程度低下

電解コンデンサについては、DC バイアス特性は問題ありませんが、繰り返し充放電によるリップル耐量、寿命(周囲温度による影響大)などに注意が必要です。上記、特性は WEB に掲載のコンデンサの特性の参考例です。コンデンサの詳細特性につきましては、各コンデンサメーカーにご確認ください。

(2) ブートストラップダイオード

SOIPM シリーズは、P 側 IGBT 駆動電源用のブートストラップダイオード(以下 BSD)を搭載しています。BSD には、電流制限抵抗も搭載しています。BSD の V_F 特性(電流制限抵抗による電圧降下分を含む)を図 4-3-1 及び表 4-3-2 に示します。

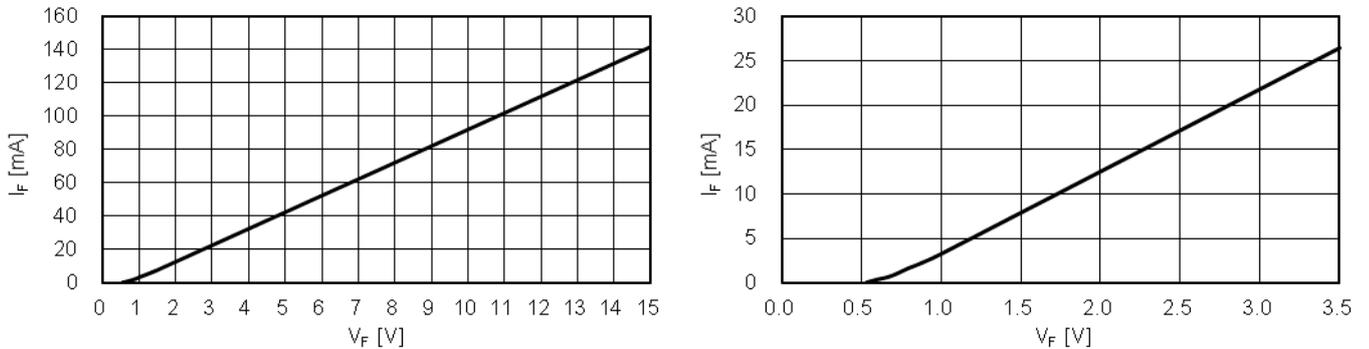


図 4-3-1 ブートストラップダイオード V_F - I_F カーブ(代表例、右図は拡大図)

表 4-3-2 ブートストラップダイオード電気的特性

項目	記号	条件	Min.	Typ.	Max.	Unit
ブートストラップ Di 順電圧降下	V_F	$I_F=10\text{mA}$, 制限抵抗の電圧降下含む	1.1	1.7	2.3	V
ブートストラップ Di 内蔵制限抵抗	R	ブートストラップ Di に内蔵	80	100	120	Ω

4. 4 ブートストラップ回路使用時の初期充電について

ブートストラップ回路を用いる場合、初期始動前、あるいは、IPM の一定時間休止後(1 秒程度でも)には IC の定常消費電流 I_{DB} により BSC の電圧が UV 保護レベルより下がっている可能性があるため、始動前に BSC をあらかじめ初期充電する必要があります。

BSC の充電は、通常 N 側 IGBT 全相をオンさせて行います。モータなどの負荷がつながっている場合は、1相をオンさせるだけでもモータ内配線を通して、他相の出力端子電位も低下し充電できる場合があります。ただし、モータ内の配線抵抗などにより、コンデンサの充電効率は低下する可能性があります。

充電は、ワンパルスで行う方法と、15V 制御電源の供給能力などの制限がある場合に複数回のオンパルスにて行う方法もあります。

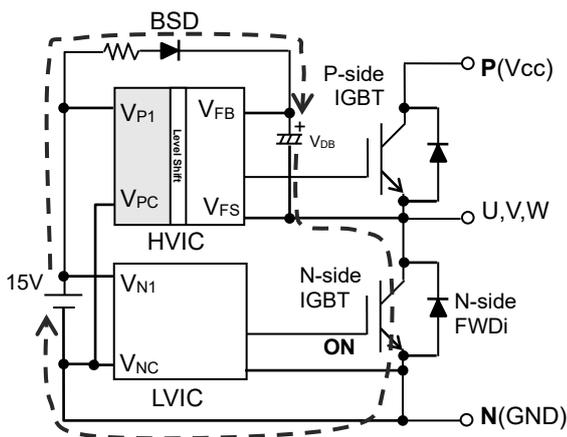


図 4-4-1 初期充電経路

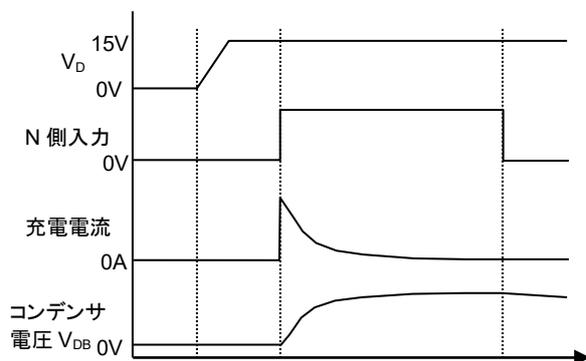


図 4-4-2 ワンパルスでの充電波形例

初期充電は、少なくとも V_{DB} の推奨電源電圧範囲である 13V 以上になるまで実施してください。(充電後、インバータ動作開始までの時間の低下分を考慮して、13V より高めに充電することを推奨します。)

BSC が十分に充電された後、インバータ(PWM 入力)スタート前に P 側保護状態のリセット用オンパルスを 1 パルス入力することを推奨いたします。入力するパルス幅は、各製品に規定の最小許容入力オンパルス幅(SOIPM であれば 0.7 μs)で問題ありません。

第5章 その他

5.1 梱包仕様

SOIPM はエンボステーピングにて封入し、乾燥材を入れた防湿梱包にて出荷いたします。梱包仕様を以下に示します。防湿梱包状態での保管期限および、防湿梱包開封後の保管期限は2. 4. 2項をご確認ください。

SOIPM のエンボスキャリアテープおよびテープリールの概略図を図 5-1-1、5-1-2 に示します。

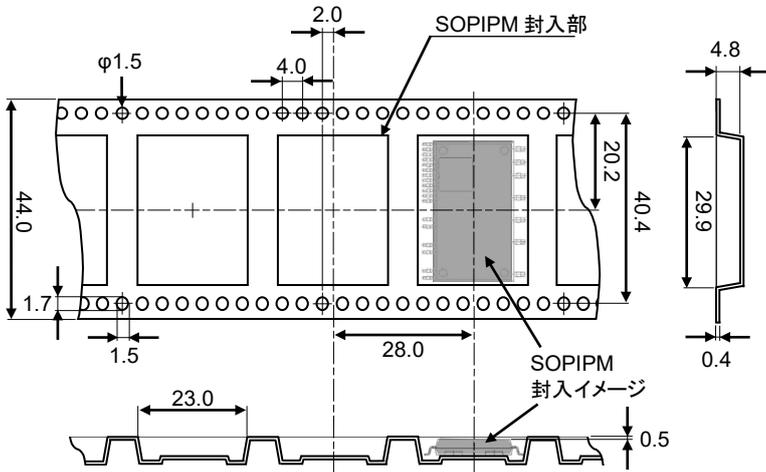


図 5-1-1 エンボスキャリアテープ図(単位:mm)

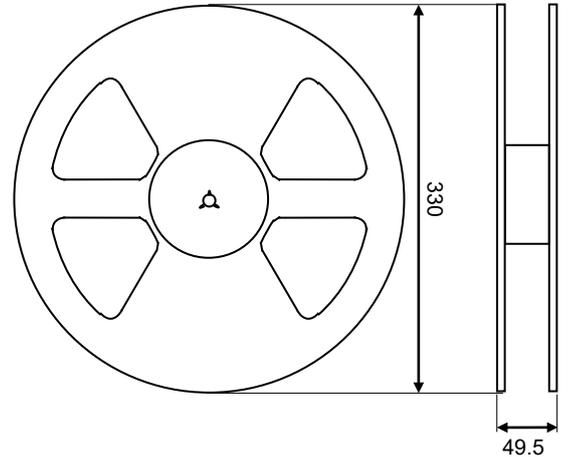


図 5-1-2 テープリール図(単位:mm)

SOIPM のテープ梱包仕様は図 5-1-3 をご確認ください。

エンボスキャリアテープの上面をトップカバーテープで熱シールして SOIPM を封入します。テープをリールから右側に引き出した場合、SOIPM の 1 ピンおよび 2D コードが左上に位置するようテープリールに巻き取ります。

1 リール当たりの SOIPM 収納個数は 450 個といたします。(リール内ロット混載あり)

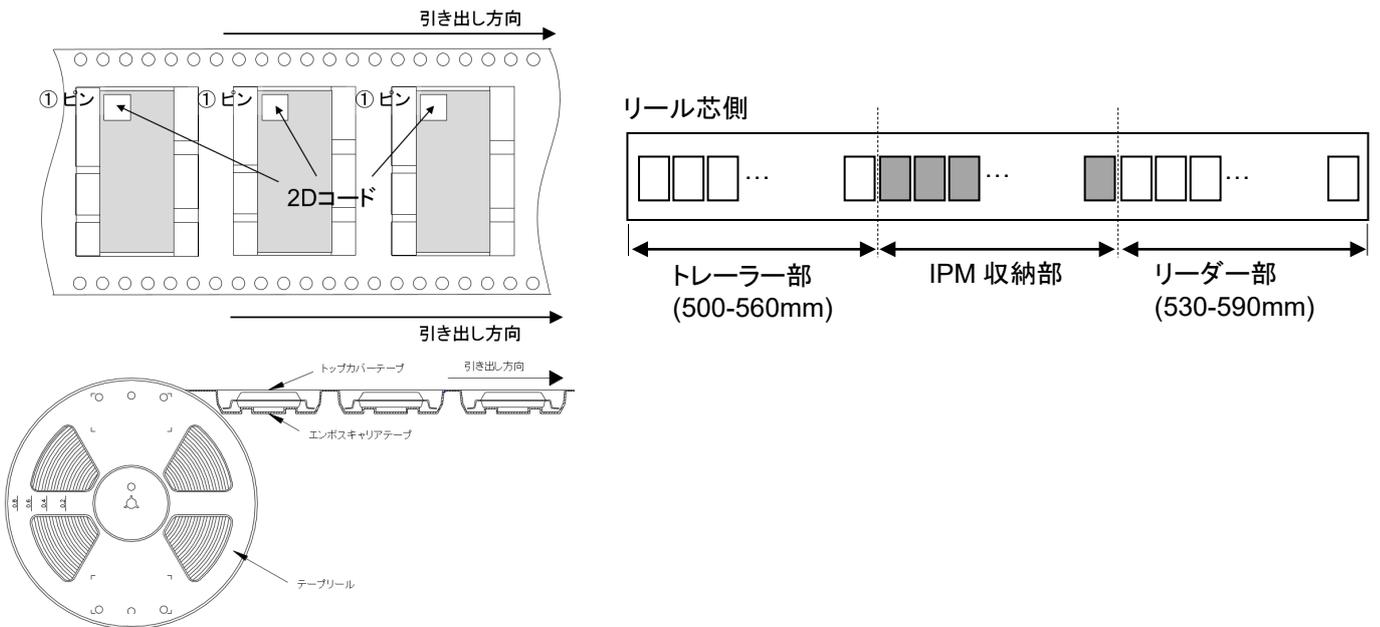


図 5-1-3 テープ梱包仕様

SOIPM シリーズ アプリケーションノート

リールの梱包仕様を図 5-1-4 に示します。

リールは乾燥剤と一緒にアルミ防湿袋で梱包します。防湿梱包はそれぞれ内装箱に入れ、外装箱に入れて出荷します。外装箱には内装箱が 4 段入ります。内装箱が 3 箱以下の場合にはスペーサが入ります。

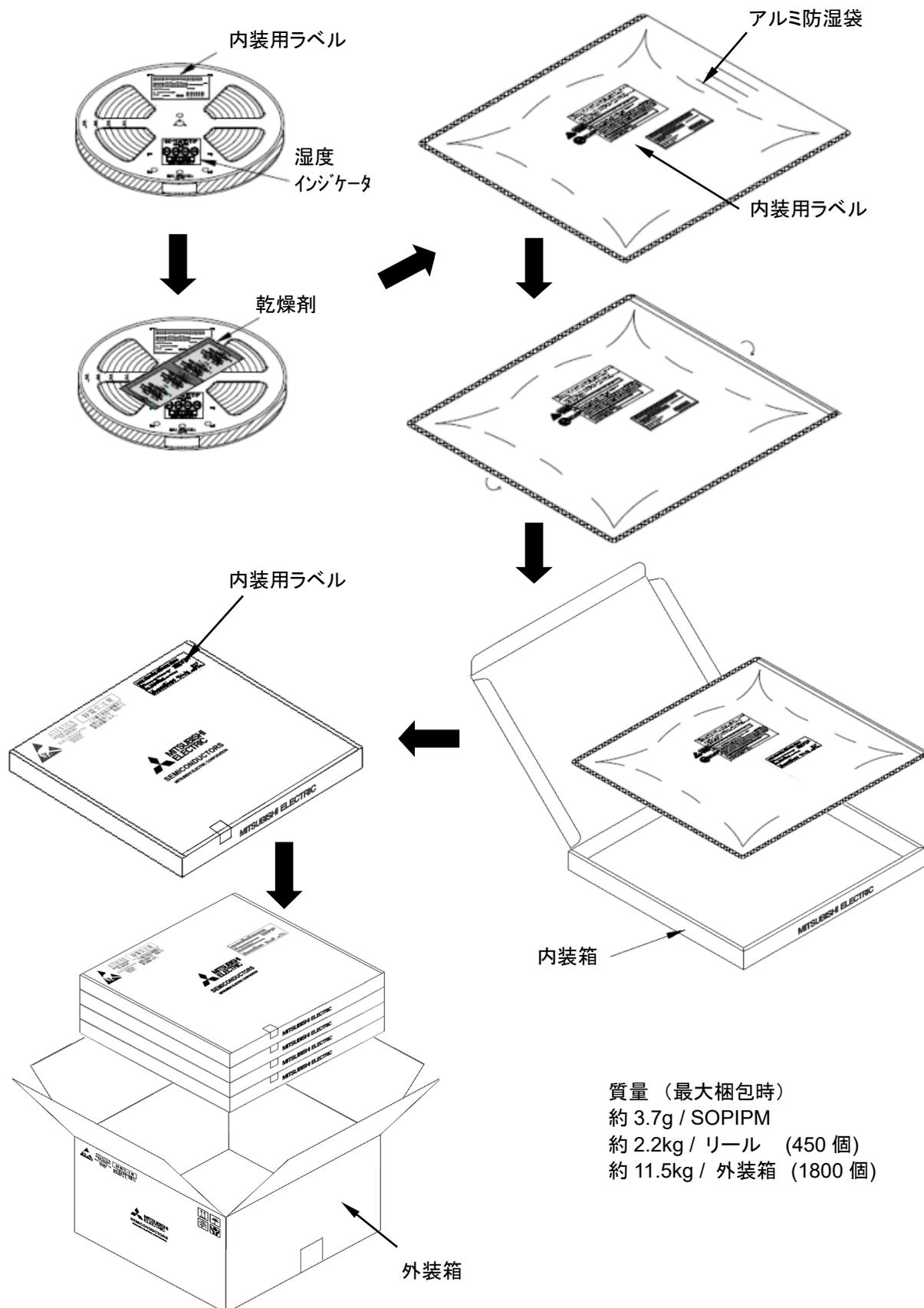


図 5-1-4 リール梱包仕様

5.2 取り扱いの注意



梱包・包装	当社から出荷される素子の梱包箱、内装箱は一定の環境・条件に耐えられるようになっておりますが、外部からの衝撃、雨水、汚染等にさらされると、梱包箱が壊れ素子が露出する場合がありますので、取扱いには十分注意してください。				
運送・運搬方法	<ul style="list-style-type: none">・運送中は梱包箱を正しい向きに置いてください。逆さにしたり、立てかけたり不自然な力を加えると、電極端子が変形したり樹脂ケースが壊れる原因になります。・投げたり、落したりすると素子が壊れる原因になります。・水に濡れると使用時の故障原因になります。降雨、降雪時の運搬には濡らさないように注意してください。・運搬時には出来るだけ機械的振動や衝撃を少なくするよう留意して下さい。素子が壊れることがあります。				
保管	<p><防湿梱包での保管期限></p> <ul style="list-style-type: none">・防湿梱包状態では、5～35℃、40～75%RHの保管条件下で、防湿梱包日(ラベル印字日)から1年以内にご使用願います。なお開封時、インジケータの30%検出部がラベンダー色またはピンク色になっていた場合は、ベーキング後(125℃、24時間)にご使用願います。テープは耐熱仕様ではありませんので、ベーキング処理を施す際は耐熱容器に移し替えてご使用ください。 <p><防湿梱包開封後の保管期限></p> <ul style="list-style-type: none">・防湿梱包開封後の使用期限を以下に示します。開封後の許容時間を超えることが予想される場合は、常温の乾燥炉(30%RH以下)での保管を推奨します。 <p>下記使用期間を超えた場合、ベーキング後(125℃、24時間)にご使用願います。テープは耐熱仕様ではありませんので、ベーキング処理を施す際は耐熱容器に移し替えてご使用ください。</p> <p>防湿梱包開封後の使用期限</p> <table border="1"><thead><tr><th>開封後保管状態</th><th>使用期限</th></tr></thead><tbody><tr><td>30℃、60%RH以下</td><td>168時間以内</td></tr></tbody></table>	開封後保管状態	使用期限	30℃、60%RH以下	168時間以内
開封後保管状態	使用期限				
30℃、60%RH以下	168時間以内				
長期保存	・本製品を長期(1年以上)に保管する場合は、除湿対策をしてください。なお、長期保管後、ご使用の際は、外観に傷、汚れ、錆等がないことを確認してください。				
使用環境	・水(結露含む)や有機溶剤が直接付着する場所、腐蝕性ガスを発生する場所、また、爆発性ガス、粉塵、塩分などのあるところでの使用は重大な事故につながる可能性がありますので避けてください。				
難燃性について	・エポキシ充填樹脂にはUL規格の94-V0認定品を使用していますが、不燃性ではありません。				

注 意

過電圧対策

・過電圧破壊に対する注意事項

インラインテスト工程等において、試験後基板のコネクタを放電的に活線挿抜する、絶縁試験時治具の接触不具合等、IPMの外形や搭載基板に対して直接あるいは間接的に放電を発生させた場合、IPM内の素子にサージが伝搬し過電圧破壊の可能性があるため、注意してください。

静電気対策

・SOIPMはMOSゲート構造を有する専用ICを使用しています。
静電気による破壊を防止するために下記事項を守ってください。

(1)静電気破壊に対する注意事項

人体や梱包材料などに帯電した静電気が端子に印加されると、素子が破壊することがあります。静電気対策の基本は、静電気の発生をできるだけ抑えることと帯電した電荷を除電することが大切です。

・運搬、保存に静電気を帯びやすい容器は使用しないでください。

・素手で端子を絶対に触らないようにしてください。

・組立時、使用機器や人体を接地して作業を行ってください。

また、作業台表面および作業台周囲の床は導電性マットを敷き、接地することを推奨します。

・素子を実装したプリント基板上で各制御端子間がオープンになっていると、プリント基板に帯電した静電気により破壊することがありますのでご注意ください。

・半田ゴテを使用する場合は、コテ先をアースしてください。

(2)各制御端子間開放時の注意事項

・各制御端子間がオープン状態で、コレクタ・エミッタ間に電圧を印加しないでください。

特記事項

本資料に記載されている情報は、いかなる場合でも、条件、特性及び品質を保証するものではありません。弊社半導体製品は必ず本資料に記載された最大定格の範囲内でご使用いただき、また、適用される法令による要求、規範及び基準をお客様が遵守することを前提としております。

なお、弊社の権限を有する者が署名した書面による明示の承諾がある場合を除き、人身事故を招くおそれのある用途に弊社半導体製品を使用することはできません。

パワー半導体製品は、長期の信頼性（パワーサイクルやサーマルサイクル等）について寿命を有していることや、特殊環境下（結露、高湿度、高粉塵、高塩分、高地、有機物・腐食性ガス・爆発性ガスが多い環境、端子部等への過度な応力等）での使用により、故障が発生したり、誤動作したりする場合がありますので、十分ご注意ください。また、技術的要件によっては弊社半導体製品に環境規制物質等が含まれる可能性があります。詳細確認を要する場合には、最寄りの弊社営業所、あるいは代理店までお問い合わせください。

本資料の内容・データは、専門技術・教育を受けられた技術者を対象としています。弊社半導体製品のお客様用途への適合性及び適合性に関する弊社製品データの完全性については、お客様の技術部門の責任にて評価・判断してください。なお、貴社製品への適用検討にあたって、弊社半導体製品単体で評価するだけでなく、システム全体で十分に評価し、適用可否をご判断ください。必要に応じ、電源と半導体製品の間に適切な容量のヒューズまたはブレーカーを取り付けて二次破壊を防ぐなど、安全設計に十分ご注意ください。関連するアプリケーションノート・技術資料も合わせてご参照ください。

安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機または、第三者に帰属する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入にあたりましては、事前に三菱電機または代理店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ (www.MitsubishiElectric.co.jp/semiconductors/) などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または代理店へご照会ください。
- 半導体・デバイスサイトに含まれる製品や技術をお客様が他の国へ提供する場合は、日本およびその他の国の輸出管理規制等を遵守する必要があります。また、日本、その他の仕向け地における輸出管理規則に抵触する迂回行為や再輸出は禁止します。
- 本資料の一部または全部の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたら三菱電機または代理店までご照会ください。

記載されている会社名及び商品名は、一般に各社の商標又は登録商標です。